

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-350431

(43)Date of publication of application : 21.12.2001

(51)Int.Cl.

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/14

(21)Application number : 2000-171246

(71)Applicant : SHARP CORP

(22)Date of filing : 07.06.2000

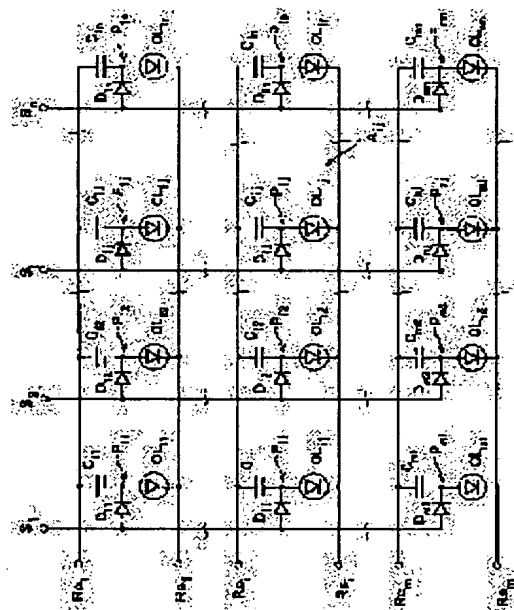
(72)Inventor : NUMAO KOJI

(54) LIGHT EMITTING DEVICE, LUMINOUS DEVICE AND DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a light emitting device which emits light with constant luminance while attaining the enhancing of luminescent efficiency and a luminous device and a display panel using the devices.

SOLUTION: In pixels A_{ij} of an EL(electroluminescent) display element, diodes elements D_{ij} , organic EL elements OL_{ij} and capacitors C_{ij} are provided. Cathodes of the diodes elements D_{ij} , anodes of the organic EL elements OL_{ij} and electrodes of one sides of the capacitors C_{ij} are electrically connected at common terminals P_{ij} . The anodes of the diode elements D_{ij} are connected to signal electrodes S_j . The electrodes of other side of the capacitors C_{ij} are connected to scanning side electrodes R_{ci} . The cathodes of the EL elements OL_{ij} are connected to scanning side R_{si} . Forward directions of the diode elements D_{ij} and the forward directions of the EL elements OL_{ij} are aligned. Then, currents flowing through the EL elements OL_{ij} are controlled by controlling voltages among the electrodes R_{ci} and the electrodes R_{si} .



LEGAL STATUS

[Date of request for examination]

19.07.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-350431

(P 2 0 0 1 - 3 5 0 4 3 1 A)
(43) 公開日 平成13年12月21日 (2001. 12. 21)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)		
G09F 9/30	365	G09F 9/30	365	Z	3K007
	360		360		5C080
G09G 3/20	641	G09G 3/20	641	D	5C094
3/30		3/30		J	
H05B 33/14		H05B 33/14		A	
審査請求 未請求 請求項の数11 O L (全29頁)					

(21) 出願番号 特願2000-171246 (P 2000-171246)

(22) 出願日 平成12年6月7日 (2000. 6. 7)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 沼尾 孝次

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

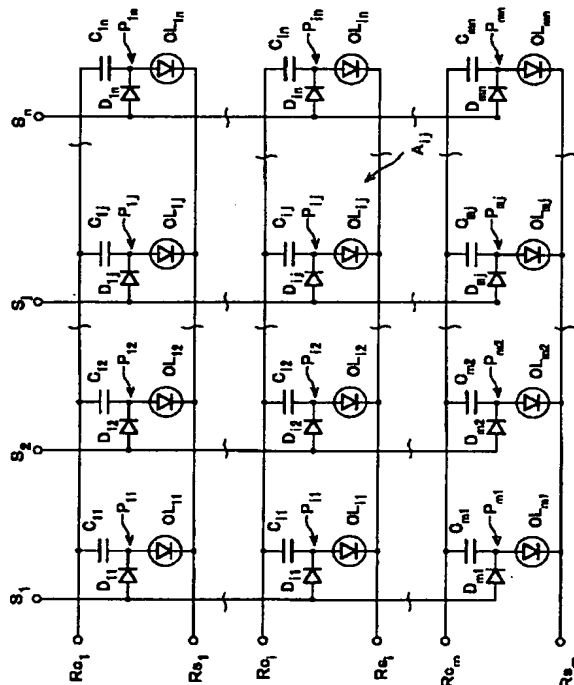
最終頁に続く

(54) 【発明の名称】 発光器、発光装置、及び表示パネル

(57) 【要約】

【課題】 効率の向上を図りつつ、安定した発光輝度を示す発光器、及びそれを用いた発光装置、表示パネルを提供する。

【解決手段】 EL表示パネルの画素A_{ij}には、ダイオード素子D_{ij}、有機EL素子OL_{ij}、及びコンデンサC_{ij}が設けられている。ダイオード素子D_{ij}のカソード、有機EL素子OL_{ij}のアノード、及びコンデンサC_{ij}の一方の電極が、共通端子P_{ij}において電氣的に接続されている。ダイオード素子D_{ij}のアノードは、信号電極S_jに接続されている。コンデンサC_{ij}の他方の電極は、走査側電極R_{cj}に接続されている。有機EL素子OL_{ij}のカソードは、走査側電極R_{sj}に接続されている。ダイオード素子D_{ij}の順方向と有機EL素子OL_{ij}の順方向とが揃っている。走査側電極R_{cj}と走査側電極R_{sj}との間の電圧を制御して有機EL素子OL_{ij}を流れる電流を制御する。



・【特許請求の範囲】

【請求項 1】第 1 端子及び第 2 端子を有し、第 1 端子と第 2 端子との間をスイッチング可能なアクティブ素子と、
第 1 端子及び第 2 端子を有するダイオード型発光素子と、
第 1 端子及び第 2 端子を有するコンデンサとを備え、
前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 1 端子が互いに電氣的に接続されており、
前記アクティブ素子のスイッチング動作を制御しつつ、
前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 2 端子に個別に電位を設定することが可能であることを特徴とする発光器。

【請求項 2】請求項 1 に記載の発光器において、
前記アクティブ素子がダイオード型アクティブ素子であり、
前記ダイオード型発光素子の順方向と、前記ダイオード型アクティブ素子の順方向とが、揃っていることを特徴とする発光器。

【請求項 3】請求項 1 に記載の発光器において、
前記アクティブ素子が、第 1 端子と第 2 端子との間のスイッチングを制御するための電位が設定される第 3 端子を備えたトランジスタ型アクティブ素子であることを特徴とする発光器。

【請求項 4】請求項 1 から 3 の何れか 1 項に記載の発光器と、
前記アクティブ素子のスイッチング動作を制御しつつ、
前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 2 端子に設定する電位をそれぞれ制御する制御部とを備え、
この制御部が、前記アクティブ素子を導通状態にしつつ、前記アクティブ素子の第 2 端子と前記コンデンサの第 2 端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、
前記アクティブ素子を非導通状態にしつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第 2 端子と前記ダイオード型発光素子の第 2 端子との間の電位差を変化させる動作とを行うことを特徴とする発光装置。

【請求項 5】請求項 2 に記載の発光器と、
前記ダイオード型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 2 端子に設定する電位をそれぞれ制御する制御部とを備え、
この制御部が、前記ダイオード型アクティブ素子に順方向の電位差が生じるように前記ダイオード型アクティブ素子の第 2 端子と前記コンデンサの第 2 端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、
前記ダイオード型アクティブ素子に逆方向の電位差が生

じるように前記ダイオード型アクティブ素子の第 2 端子と前記コンデンサの第 2 端子との間に電位差を生じさせつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第 2 端子と前記ダイオード型発光素子の第 2 端子との間の電位差を変化させる動作とを行うことを特徴とする発光装置。

【請求項 6】請求項 3 に記載の発光器と、
前記トランジスタ型アクティブ素子の第 3 端子に設定する電位を制御してスイッチング動作を制御しつつ、前記トランジスタ型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 2 端子に設定する電位をそれぞれ制御する制御部とを備え、
この制御部が、前記トランジスタ型アクティブ素子を導通状態にしつつ、前記アクティブ素子の第 2 端子と前記コンデンサの第 2 端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、
前記トランジスタ型アクティブ素子を非導通状態にしつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第 2 端子と前記ダイオード型発光素子の第 2 端子との間の電位差を変化させる動作とを行うことを特徴とする発光装置。

【請求項 7】請求項 1 から 3 の何れか 1 項に記載の発光器が行列状に配置されてなることを特徴とする表示パネル。

【請求項 8】請求項 3 に記載の発光器が行列状に配置されてなるとともに、各発光器の間で前記コンデンサの第 2 端子または前記ダイオード型発光素子の第 2 端子が電氣的に接続されていることを特徴とする表示パネル。

【請求項 9】請求項 2 に記載の発光器が行列状に配置されてなるとともに、
列方向に配置された各発光器の間で、前記ダイオード型アクティブ素子の第 2 端子同士が電氣的に接続され、かつ、
行方向に配置された各発光器の間で、前記コンデンサの第 2 端子同士および前記ダイオード型発光素子の第 2 端子同士がそれぞれ電氣的に接続されていることを特徴とする表示パネル。

【請求項 1 0】請求項 3 に記載の発光器が行列状に配置されてなるとともに、
列方向に配置された各発光器の間で、前記トランジスタ型アクティブ素子の第 2 端子同士が電氣的に接続され、かつ、
行方向に配置された各発光器の間で、前記ダイオード型発光素子の第 2 端子同士または前記コンデンサの第 2 端子同士、および前記トランジスタ型アクティブ素子の第 3 端子同士が電氣的に接続されていることを特徴とする表示パネル。

【請求項 1 1】請求項 3 に記載の発光器と、

前記トランジスタ型アクティブ素子の第 3 端子に設定する電位を制御してスイッチング動作を制御しつつ、前記トランジスタ型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第 2 端子に設定する電位をそれぞれ制御する制御部とを備え、

この制御部が、前記トランジスタ型アクティブ素子を導通状態にしつつ、前記ダイオード型発光素子に逆方向の電位差が生じるように、前記アクティブ素子の第 2 端子、及び前記トランジスタ型アクティブ素子の第 2 端子に電位を設定する動作を行うことを特徴とする発光装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】本発明は、薄膜 E L (Electro Luminescence) や F E D (Field Emission Device) 等の自発光型の発光素子を用いた発光器、発光装置、及び表示パネルに関するものである。

【 0 0 0 2 】

【従来の技術】将来、液晶ディスプレイに対抗するフラットパネルディスプレイ候補として、有機 E L (Electro Luminescence) 表示パネル F E D に代表される自発光型の発光素子を用いた表示パネルが注目されている。

【 0 0 0 3 】図 1 9 (a) 及び図 1 9 (b) に示すのは S I D ' 9 7 D I G E S T p. 1 0 7 3 - 1 0 7 6 において発表された、青色発光有機 E L 素子の構成である。ここで、図 1 9 (a) は、従来の青色発光有機 E L 素子 3 1 1 の構成を示す断面図であり、図 1 9 (b) は、図 1 9 (a) における発光層 3 0 7 の構造式である。

【 0 0 0 4 】この青色発光有機 E L 素子 3 1 1 は、ガラス基板 3 0 1 の上に I T O 等透明な陽極 (透明電極) 3 0 2 を形成し、その上に有機多層膜 3 0 4 が形成されている。この有機多層膜 3 0 4 の上には、A 1 等の陰極 3 0 3 が形成されている。この有機多層膜 3 0 4 にはいくつかの構造があるが、この文献では陽極 3 0 2 の上に正孔注入層 3 0 5、正孔輸送層 3 0 6、発光層 3 0 7、及び電子輸送層 3 0 8 を積層した構成としている。また、この文献には、単色青色発光を色変換フィルタで色変換してフルカラー化する構成が開示されている。その発光層 3 0 7 としては、図 1 9 (b) に示した構造式のもの (ビフェニール (D P V B i : 出光興産)) が用いられている。

【 0 0 0 5 】図 2 0 に示すのは、N E C 技法 Vol. 51 No. 10/1998 p. 28-32 において示された、R G B 3 色発光有機 E L 素子の構成である。図 2 0 は、従来の R G B 3 色発光有機 E L 素子のピクセル構成を示す断面図である。なお、図 2 0 の構成要素において、図 1 9 (a) の構成要素に相当するものには図 1 9 (a) と同じ符号を付している。ガラス基板 3 0 1 上に (図 2 0 では上下が逆転している) I T O 等透明な陽極 3 0 2 を形成し、その上に有機多層膜 3 0 4 を形成している。この有機多層膜 3

0 4 の上には、A 1 等の陰極 3 0 3 が形成されている。この有機多層膜 3 0 4 にはいくつかの構造があるが、この文献では陽極 3 0 2 の上に正孔輸送層 3 0 6、発光層 3 0 7、及び電子輸送層 3 0 8 を積層した構成としている。この文献では、正孔注入層 (図示せず) と正孔輸送層 3 0 6 には、芳香族アミン系材料を使用している。また、発光層 3 0 7 のうち、赤色の発光層 3 0 7 R には、G (緑) 系発光材料をホスト材にして R (赤) 系レーザー用色素 D C M をドーピングしたものを使用し、緑色発光層 3 0 7 G 及び青色発光層 3 0 7 B には、芳香族アミン系材料を使用している。そして、電子輸送層 3 0 8 には、金属錯体材料を使用している。

【 0 0 0 6 】この他にも、有機多層膜 3 0 4 に用いられる材料は、特開平 3 - 1 5 2 8 9 7 号公報、特開平 5 - 7 0 7 7 3 号公報、特開平 5 - 1 9 8 3 7 7 号公報、特開平 5 - 2 1 4 3 3 2 号公報、特開平 6 - 1 7 2 7 5 1 号公報等多数の特許公報にも記載されている。

【 0 0 0 7 】図 2 1 は、このような有機 E L 素子を用いた単純マトリックス型 E L 表示パネルの構成を示す斜視図である。すなわち、ガラス基板 1 上に一方の方向に伸びた複数の陽極 2 を形成し、その上に有機多層膜 4 を介して上記陽極 2 と交差する方向に伸びた複数の陰極 3 を形成する。そして、陽極 2 と陰極 3 とが交差する領域を画素とし単純マトリックス型 E L 表示パネルを構成する。

【 0 0 0 8 】図 2 2 は、図 1 9 及び図 2 0 に示した有機 E L 素子の陰極 3 0 3 と陽極 3 0 2 との間の電圧 (陰極 - 陽極間電圧) と発光層 3 0 7 を流れる電流との関係を示すグラフである。また、図 2 3 は、この発光層 3 0 7 を流れる電流と発光輝度との関係を示すグラフである。図 2 3 に示すように、有機 E L 素子では発光層 3 0 7 を流れる電流と発光輝度とは概ね比例関係にあるが、図 2 2 に示すように、陰極 - 陽極間電圧と発光層 3 0 7 を流れる電流との関係は、温度等の要因により変化する。

【 0 0 0 9 】したがって、有機 E L 素子は、電圧制御で駆動するより電流制御で駆動する方が発光輝度が安定して好ましい。そこで、有機 E L 素子を駆動するカラム (データ側) ドライバ回路構成としては、図 2 4 に示すような電流制御型ドライバ回路 1 1 6 を使用することが好ましい。図 2 4 は、マトリックス型 E L 表示パネルの構成を示すブロック図である。

【 0 0 1 0 】ここでは、カラムドライバ回路 1 1 2 で生成された電圧が可変型定電流回路 1 1 5 によって電圧 - 電流変換されることで、電流制御型ドライバ回路 1 1 6 を構成している。このような構成が好ましいかはともかく、有機 E L 素子では電流制御型のドライバ回路を使用することが好ましい。

【 0 0 1 1 】この構成では、E L 表示パネル 1 1 0 (図 2 に示したもの) の陽極 2 へ上記電流制御型ドライバ回路 1 1 6 が接続され、陰極 3 にロウ (走査側) ドライバ

回路 111 が接続される。これにより、マトリックス型の EL 表示パネルが構成される。なお、カラムドライバ回路 112 は、RGB (赤、緑、青) 各色の輝度に対応したデータをシフトレジスタ 113 で受け、クロック CLK で転送し、データホールド・タイミングパルス LP でサンプルホールド回路 114 に保持し、その保持したデータを基に可変型定電流回路 115 から電流を出力する構成である。

【0012】このようなマトリックス型 EL 表示パネルが単純マトリックス型の場合の駆動方法は、PIONEER R & D Vol.8 No.3 p.41-49 や、特開平 9-232074 号公報に示されている。単純マトリックス型の EL 表示パネルの駆動方法について、図 25 を用いて説明する。図 25 は、単純マトリックス型の EL 表示パネルの駆動回路を示す回路図である。

【0013】選択したロウ (走査側) 電極 K2 を GND 電位に落とし、他のロウ電極を特定電位 (この場合約 10 V) とする。そして、発光させたい画素 $E_{i,j}$ 、や画素 $E_{i+1,j}$ に対応するカラム (データ側) 電極 A2・A3 から定電流を流し、発光させたくない画素に対応するカラム電極はオープン状態として表示を行う。

【0014】また、各画素で多階調表示をするためには、各画素に表示したい階調レベルに比例させて、カラム電極から供給する電流を制御する。この場合の電流制御方法としては、図 24 の可変型定電流回路 115 からカラム電極 (図 24 では陽極 2) へ出力する電流の大きさを、画素に表示すべき輝度にしたがって変化させる電流値変調階調制御方法と、カラム電極へ出力する電流を一定とし電流供給時間を画素へ表示すべき輝度にしたがって変化させるパルス幅変調階調制御方法とがある。

【0015】また、ダイオードを用いたアクティブ・マトリックス型 EL 表示パネルの構成が、特開平 10-268798 号公報などに示されている。

【0016】この公報における EL 表示パネルの画素の等価回路は図 26 のようになる。図 26 は、ダイオードを用いたアクティブ・マトリックス型の EL 表示パネルの画素の等価回路を示す回路図である。ここで、画素 12 は、有機 EL 素子 13、付加容量 (補助容量) 14、付加抵抗 15、画素駆動素子としての MIM (Metal Insulator Metal) ダイオード 16 から構成されている。

【0017】また、この EL 表示パネルの画素 12 は、図 27 (a) 及び図 27 (b) に示すような構造である。ここで、図 27 (a) は、図 26 の画素 12 の構造を示す平面図であり、図 27 (b) は、図 27 (a) の A-A 線矢視断面図である。MIM ダイオード 16 は、タンタルから成るカソード電極 21 と、シリコン酸化膜から成る絶縁膜 22 と、クロムから成るアノード電極 23 との積層構造であり、絶縁基板 31 上に形成されている。付加抵抗 15 は、絶縁基板 31 上に形成された配線層から成り、その配線層は、MIM ダイオード 16 のア

ノード電極 23 が絶縁基板 31 上に延出されることによって形成されている。

【0018】付加容量 14 は、互いに対向する電極 41・42、及び絶縁膜 43 によって構成されている。タンタルから成る電極 41 は、絶縁基板 31 上に形成されている。電極 41 上には、シリコン酸化膜から成る絶縁膜 43 を介して、クロムから成る電極 42 が形成されている。そして、電極 42 は、付加抵抗 15 を形成する配線層と接続されている。ここで、電極 41 は、MIM ダイオード 16 のカソード電極 21 と同時に形成され、電極 42 は MIM ダイオード 16 のアノード電極 23 と同時に形成され、絶縁膜 43 は MIM ダイオード 16 の絶縁膜 22 と同時に形成される。

【0019】有機 EL 素子 13 は、ITO などの透明電極から成る陽極 51、ホール輸送層 52、発光層 53、電子輸送層 54、及びアルミニウム合金から成る陰極 55 の積層構造である。各層 52~54 は有機化合物から成る。陰極 55 は、シリコン酸化膜から成る絶縁膜 56 を介して、付加容量 14 を構成する電極 42 上に形成されている。また、陰極 55 は、絶縁膜 56 に形成されたコンタクトホール 57 を介して、MIM ダイオード 16 のアノード電極 23 に接続されている。陽極 51 は、絶縁膜 43 及び絶縁膜 56 に形成されたコンタクトホール 58 を介して、付加容量 14 の電極 41 に接続されている。

【0020】また、この EL 表示パネルと、この EL 表示パネルの駆動系との構成は、図 28 に示すような構成である。ここで、図 28 は、ダイオードを用いたアクティブ・マトリックス型 EL 表示パネルの構成を示すブロック図である。

【0021】EL 表示装置 84 は、EL 表示パネル 81、ゲートドライバ 82、ドレインドライバ (データドライバ) 83 から構成されている。EL 表示パネル 81 には、ゲート配線 (走査線) $G_1, \dots, G_n, \dots, G_m$ と、ドレイン配線 (データ線) $D_1, \dots, D_n, \dots, D_m$ とが配置されている。各ゲート配線 $G_1 \sim G_m$ と、各ドレイン配線 $D_1 \sim D_m$ とはそれぞれ直交し、その直交部分にそれぞれ画素 12 が設けられている。つまり、マトリックス状に配置された画素 12 によって EL 表示パネル 81 が構成されている。そして、各ゲート配線 $G_1 \sim G_m$ はゲートドライバ 82 に接続され、ゲート信号 (走査信号) が印加されるようになっている。また、各ドレイン配線 $D_1 \sim D_m$ はドレインドライバ 83 に接続され、データ信号が印加されるようになっている。

【0022】ここで、各ゲート配線 $G_1 \sim G_m$ は、MIM ダイオード 16 のカソード電極 21 によって形成されている。また、各ドレイン配線 $D_1 \sim D_m$ は、絶縁基板 31 上に延出された付加容量 14 の電極 41 によって形成されている (図 27 (a) 及び図 27 (b) 参照)。

【0023】このEL表示パネル84の駆動方法について図26から図28を用いて説明する。ゲート配線G₁とドレイン配線D₁との間の電圧が、MIMダイオード16のスレッシュOLD電圧よりも高くなるようにゲート配線G₁の電圧を制御すると、MIMダイオード16が導通状態になる。すると、ドレイン配線D₁に印加されたデータ信号で、有機EL素子13の静電容量と、付加容量14とが充電され、画素12にデータ信号が書き込まれる。そのデータ信号によって有機EL素子13の駆動が行われ、有機EL素子13が発光する。

【0024】反対に、ゲート配線G₁とドレイン配線D₁との間の電圧が、MIMダイオード16のスレッシュOLD電圧よりも低くなるようにゲート配線G₁の電圧を制御すると、MIMダイオード16が非導通状態になる。すると、その時点でドレイン配線D₁に印加されていたデータ信号は、電荷として有機EL素子13の静電容量と、付加容量14とによって保持される。このように、画素12へ書き込みたいデータ信号を各ドレイン配線D₁～D_nに与えて、各ゲート配線G₁～G_nの電圧を制御することにより、各画素12に任意のデータ信号を保持させておくことができる。そして、次にMIMダイオード16が導通状態になるまで、引き続き有機EL素子13を駆動、つまり発光させることができる。

【0025】またFET(Field Effect Transistor)、特に薄膜トランジスタ(TFT:Thin Film Transistor)を用いたアクティブ・マトリックス型EL表示パネルの構成が、特開平8-234683号公報などに示されている。

【0026】この公報におけるEL表示パネルの等価回路は図29のようになる。図29は、TFTを用いたアクティブ・マトリックス型のEL表示パネルにおける画素の等価回路を示す回路図である。また、このEL表示パネルの各画素の平面構成は図30のようになる。図30は、TFTを用いたアクティブ・マトリックス型のEL表示パネルにおける画素の平面図である。

【0027】このEL表示パネルの各画素212は、2つのTFT213・214、記憶コンデンサ215、及び有機EL素子216を含んでいる。ここで、TFT213のソースがソースバス(列電極、ソースライン152)へ接続され、TFT213のゲートがゲートバス(行電極、ゲートライン151)へ接続されている。また、TFT213のドレインには、記憶コンデンサ215の一方の端子とTFT214のゲートとが並列に接続されている。記憶コンデンサ215のもう一方の端子とTFT214のソースとはグランドバス153へ接続され、TFT214のドレインは有機EL素子216の陽極(EL陽極層418)へ接続される。有機EL素子216の陰極は負電源(図示せず)へ接続される。

【0028】図30に示したEL表示パネルにおけるTFT214及び記憶コンデンサ215の断面構造は、そ

れぞれ図32及び図33のようになっている。図32は、図30におけるB-B線矢視断面図であり、図33は、図30におけるC-C線矢視断面図である。このTFT214及び記憶コンデンサ215の作成方法は、次の通りである。

【0029】水晶または低温度ガラスのような透明な絶縁基板410の上にポリシリコン層411を堆積し、このポリシリコン層411をフォトリソグラフィによりアイランドにパターン化する。次に、二酸化シリコン等の絶縁ゲート材料412を、約1000オングストロームの厚さでポリシリコン層411のアイランド上及び絶縁基板410の表面に堆積させる。

【0030】次に、アモルファスシリコンから形成されたポリシリコン層413がゲート絶縁層412上に堆積され、イオンインプラント後にソースとドレイン領域がポリシリコン領域内に形成されるようにポリシリコンアイランド上にフォトリソグラフィすることによりパターン化される。イオンインプラントは砒素であるN型ドーパントで導電化される。ポリシリコンゲート電極413は、コンデンサ215の底部電極413aとしても使われる。ゲートバス414は珪素化タングステン(WSi₂)のような金属珪素化物で形成され、パターン化される。

【0031】次に二酸化シリコン等の絶縁層415がデバイス表面全体に堆積される。そして、薄膜トランジスタの接点を形成するために、その一部に接触孔416a・417a等が形成される。このTFT214のソース領域に接触して設けられた電極材料416は、コンデンサ215の上面電極416bとしても形成される。ソースバス及び接地バスも、この絶縁層415の上に形成される。ITO等で形成されたEL陽極層(透明電極)418はTFT214のドレイン領域と接触し、これが有機EL素子216の陽極として設けられる。

【0032】次に二酸化シリコン等の絶縁性パシベーション層419が、約0.5から約1ミクロン厚でデバイス表面に堆積される。パシベーション層419は、ITO側端面420でテーパ化される。有機EL層421は、パシベーション層419上及びEL陽極層418上に堆積される。最後に、アルミニウムなどの金属材料で形成された有機EL素子216の陰極422が、デバイスの表面上に堆積される。

【0033】この有機EL層421の構成は幾つかの種類がある。例えば、特開平8-234683号公報に開示されている技術では、この有機EL層421が陽極と接触する有機ホール注入及び移動帯と、有機ホール注入及び移動帯と接合を形成する電子注入及び移動帯とから構成される。これら各有機層の構造式は、上記特開平8-234683号公報に記載されている。

【0034】この回路の動作は次の通りである。ゲートライン151には、TFT213をONさせるための電

10

20

30

40

50

圧を印加する。そして、ソースライン 1 5 2 から供給された電荷を記憶コンデンサ 2 1 5 に溜めるとともに T F T 2 1 4 を ON する。また、T F T 2 1 4 を OFF させた後も、この記憶コンデンサ 2 1 5 に溜めた電荷で T F T 2 1 4 の導通状態を制御し、有機 E L 素子 2 1 6 を流れる電流を制御する。

【0 0 3 5】

【発明が解決しようとする課題】有機 E L 素子の発光輝度が電流にほぼ比例することを図 2 3 に示したが、有機 E L 素子の印加電圧と発光輝度及び発光効率との関係は図 3 1 のようになる。図 3 1 は、有機 E L 素子の印加電圧と発光輝度及び発光効率との関係を示すグラフであ

$$L/W = (A(I) \times I) / (V \times I) = A(I) / V \quad \dots (1)$$

となる。

【0 0 3 7】この発光効率 L/W は、例えば図 3 1 に示すように、印加電圧 3 [V] において発光輝度 1 0 0

[cd/m²] を示し、そのとき、発光効率 2 2 [lm/W] となる。また、印加電圧 4. 4 [V] において発光輝度 1 0 0 0 [cd/m²] を示し、そのとき、発光効率 1 5. 5 [lm/W] となる。このように、発光効率 L/W が電圧 V の上昇に伴って一端上昇し、続いて下降するのは、電流 I がある程度の大きさまでの範囲では関数 $A(I)$ が電流 I の増加に対して急激に増加し、電流 I がそれ以上の範囲では関数 $A(I)$ がほぼ一定となるためと考えられる。そして、関数 $A(I)$ がほぼ一定となる付近で発光効率 L/W が最大値を示すと考えられる。

【0 0 3 8】ここで、単純マトリックス型の E L 表示パネルの構成では、走査ライン数を m としたとき、各画素を構成する有機 E L 素子の発光期間は全走査期間の $1/m$ でしかない。したがって、この画素で常時発光型のものと同一の輝度を得るためには、各発光期間内に常時発光型の m 倍の瞬時発光輝度を示す必要がある。

【0 0 3 9】一般に、ノート型パソコン等における白輝度は 1 0 0 [cd/m²] 程度である。したがって、走査ライン数 m が 1 0 0 以上になると、上記画素での必要瞬時発光輝度は 1 0 0 0 0 [cd/m²] を超えることになる。

$$I(t) = (q_0 / RC) \exp(-t / RC) \quad \dots (2)$$

(但し、 t は M I M ダイオード 1 6 が非導通状態となった時点からの経過時間、 q_0 は時間 t が 0 のときに付加容量 1 4 に保持されている電荷) となる。この付加容量 1 4 に保持された電荷 q_0 と、このときの付加容量 1 4 に生じる電圧 V_0 との関係は、

$$V_0 = q_0 / C$$

である。

【0 0 4 4】ここで、単純マトリックス型パネルに比べて発光効率を改善するためには、電圧 V_0 がソースドライバの耐圧によって決定されるものとする、式 (1)

より、電流 $I(t)$ のピーク値 (時間 t が 0 のときの電

る。

【0 0 3 6】ここで、発光効率は、次のようにして求められる。有機 E L 素子の発光輝度 L と、有機 E L 素子に流れる電流 I との関係は、

$$L = A(I) \times I$$

(但し、 $A(I)$ は、電流 I が小さいときにはほぼ 0 であり、電流 I がある程度大きくなるとほぼ一定値となる関数) となる。また、有機 E L 素子の消費電力 W は、印加電圧 V と電流 I に対して、

$$W = V \times I$$

となる。そこで、有機 E L 素子の発光効率 L/W は、

【0 0 4 0】ところが、現状の有機 E L 素子では、図 3 1 に示すように、発光効率 L/W が最大となる場合における瞬時発光輝度 (発光輝度 L) は 1 0 ~ 1 0 0 [cd/m²] 程度である。したがって、有機 E L 素子を走査ライン数 m が 1 0 0 本を超えるようなディスプレイで使用する場合、単純マトリックス型の E L 表示パネルでは低い発光効率 L/W で有機 E L 素子を使用せざるを得ない。

【0 0 4 1】そこで、有機 E L 素子の発光期間を全走査期間の $1/m$ より大きくする方法として、上記特開平 1 0 - 2 6 8 7 9 8 号公報に開示されたダイオードを用いたアクティブ・マトリックス型の E L 表示パネルや、特開平 8 - 2 3 4 6 8 3 号公報に開示された F E T を用いたアクティブ・マトリックス型の E L 表示パネルが提案されている。

【0 0 4 2】しかし、ダイオードを用いた E L 表示パネルである図 2 6 の等価回路において、M I M ダイオード 1 6 が非導通状態となったときの等価回路は R C 直列回路 (抵抗 - 容量直列回路) となる。このとき、容量 (容量値 C) は図 2 6 の付加容量 1 4 に相当し、抵抗 (抵抗値 R) は図 2 6 の付加抵抗 1 5 (抵抗値 r) と、有機 E L 素子 1 3 の導通時内部 ON 抵抗との和に相当すると考えられる。

【0 0 4 3】このときの有機 E L 素子 1 3 を流れる電流 $I(t)$ は、

流 $I(0) = V_0 / R$ を下げる必要があることが分かる。そのためには、付加抵抗 1 5 の抵抗値 r を大きくする必要がある。なお、発光輝度は電荷 (= 電流値 \times その電流値での放電時間) で決まるので、放電させる電荷が一定である限り電流を下げてても変化しない (通常は、放電時間が短いため)。

【0 0 4 5】しかし、この付加抵抗 1 5 の抵抗値 r を大きくした場合、図 2 6 の等価回路の時定数 RC が大きくなる。このことは、付加容量 1 4 を充電するために必要な時間が長くなるという問題を招来する。この問題を解決するためには、ソースドライバから供給する電圧を高

くするという対策が考えられるが、ソースドライバに要求される耐圧が高くなり、ソースドライバのコストアップを招来するという別の問題を生じる。

【0046】また、付加抵抗15の抵抗値を小さくし、ソースドライバから供給する電圧を低くして充電する場合と、付加抵抗15の抵抗値を大きくし、ソースドライバから供給する電圧を高くして充電する場合とを比較すると、容量(容量値C)に蓄積する電荷が一定であり、かつ、充電時間が一定である限り、電流I(t)の大きさや流れ方も両者で同じと考えられる。付加抵抗15での発熱量は、電流の2乗×抵抗値で決まるので、この場合は抵抗値が大きいほど、充電時間での発熱が大きくなるという問題が生じる。

【0047】また、この場合では、有機EL素子13を流れる電流I(t)が指数関数的に変化することになる。したがって、高発光効率で有機EL素子13を発光させる状態を常に維持することができず、電流I(t)の変化によって低発光効率の発光状態にも陥ることになる。そのため、この場合にも発光効率を十分向上させることは困難である。

【0048】この付加抵抗を大きくする問題は特に、付加容量Cを充放電する期間に付加抵抗15を流れる電流による発熱が発光に寄与しない点でも問題となる。

【0049】一方、TFTを用いたアクティブ・マトリックス型のEL表示パネルには、次のような問題がある。このアクティブ・マトリックス型のEL表示パネルでは、図29の等価回路におけるTFT214のゲート・ソース間の閾値特性がパネル内で均一とならずバラツキが生じる。このバラツキによるソース・ドレイン間の電圧ドロップのバラツキやゲート・ドレイン間の電圧ドロップのバラツキは、パネル内の有機EL素子216の輝度バラツキを招来することになる。

【0050】また、この場合、有機EL素子216を電圧制御で駆動することになる。したがって、上記のように有機EL素子216を電流制御で駆動する場合と比べて、発光輝度が安定しにくいという問題がある。

【0051】さらに、有機EL素子216がTFT214のゲート電圧の制御によって階調表示される場合、階調レベルによって有機EL素子216を流れる電流量が変化する。したがって、有機EL素子216の発光効率が階調によって変化するため、必ずしも発光効率が高くなる範囲の電流により有機EL素子216を駆動することができない。そのため、この場合も発光効率を十分向上させることは困難である。

【0052】本発明は上記の問題点を解決するためになされたものであり、発光効率の向上を図りつつ、安定した発光輝度を示す発光器、及びそれを用いた発光装置、表示パネルを提供することを目的としている。

【0053】

【課題を解決するための手段】本発明の発光器は、上記

の課題を解決するために、第1端子及び第2端子を有し、第1端子と第2端子との間をスイッチング可能なアクティブ素子と、第1端子及び第2端子を有するダイオード型発光素子と、第1端子及び第2端子を有するコンデンサとを備え、前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第1端子が互いに電氣的に接続されており、前記アクティブ素子のスイッチング動作を制御しつつ、前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第2端子に個別に電位を設定することが可能であることを特徴としている。

【0054】上記の構成では、アクティブ素子を導通状態としつつ、コンデンサの第2端子とアクティブ素子の第2端子との間に所定の電位差を印加することで、コンデンサに所定量の電荷を蓄積させることができる(選択期間)。

【0055】また、アクティブ素子を非導通状態としつつ、コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるようにコンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差を変化させることで、コンデンサに蓄積させた電荷量に応じてダイオード型発光素子が発光させることができる(非選択期間)。なお、コンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差をこのように変化させるためには、例えば各第2端子の電位を同一電位に収束させるようにすればよい。

【0056】本発光器に対して上記の操作を順次行うことにより、コンデンサに電荷を蓄積させるときに印加する電位差(または電位差に起因して流れる電流)によってダイオード型発光素子の発光量を決定することができる。したがって、上記の構成では、階調発光を行うことが可能である。

【0057】このように、ダイオード型発光素子に流れる電荷量により階調発光を行うことで、ダイオード型発光素子に印加する電圧を制御して階調発光を行う場合と比較して、温度変化などに対する発光輝度の安定性を向上させることができる。

【0058】ここで、コンデンサを充電する際には、例えばコンデンサの第2端子とアクティブ素子の第2端子との間の電位を正確に制御することで、コンデンサの容量のばらつきが少なければ蓄積される電荷量を制御することが可能である。これにより、正確な階調発光を実現することができる。

【0059】なお、コンデンサの容量のばらつきが多くとも、コンデンサを充電させる際に、例えばコンデンサの第2端子とアクティブ素子の第2端子との間を流れる電流を監視して各端子間の電位を制御することで、蓄積させる電荷量を正確に制御することが可能である。これにより、より正確な階調発光を実現することができる。

【0060】また、ダイオード型発光素子が発光させる

際には、コンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差の変化を制御することで、ダイオード型発光素子に流れる電流を制御することができる。つまり、コンデンサに蓄積させた電荷を電流として取り出してダイオード型発光素子を発光させる際に、その電流量を制御することができる。これにより、ダイオード型発光素子に対して発光効率が高くなる条件の電流を流して、ダイオード型発光素子を高効率で発光させることが可能になる。したがって、ダイオード型発光素子における発光効率の向上を図ることができる。

【0061】ここで、コンデンサを充電する際に、さらにアクティブ素子の第2端子の電位に対してダイオード型発光素子の第2端子の電位を制御することで、ダイオード型発光素子の発光を停止させることもできる。これにより、コンデンサを充電する際に、低発光効率でダイオード型発光素子を発光させる条件の電流が、このダイオード型発光素子流れることを防止することができる。

【0062】さらに、上記の構成は、ダイオード型発光素子に流れる電流を制御するための付加抵抗を特に必要とするものではない。そのため、コンデンサの充電時における時定数が大きくなることを抑制することができ、充電に要する時間を短縮することができる。また、付加抵抗を電流が流れる際の発熱や、これに起因する発光効率の低下を抑制することができる。

【0063】以上のように、上記構成の発光器では、ダイオード型発光素子の発光効率の向上を図り、かつ、コンデンサを充電する際の時定数の増大を抑制しつつ、正確かつ安定した階調発光を行うことが可能である。

【0064】本発明の発光器は、上記の発光器において、さらに、前記アクティブ素子がダイオード型アクティブ素子であり、前記ダイオード型発光素子の順方向と、前記ダイオード型アクティブ素子の順方向とが、揃っていることが好ましい。

【0065】上記の構成では、次のような電位設定により上述したコンデンサの充電を行うことができる。すなわち、コンデンサの第2端子の電位及びダイオード型アクティブ素子の第2端子の電位を、ダイオード型アクティブ素子に順方向の電位差が生じるように設定する。このとき、さらにダイオード型アクティブ素子の第2端子の電位及びダイオード型発光素子の第2端子の電位を、ダイオード型発光素子に逆方向の電位差が生じるように設定することにより、ダイオード型発光素子の発光を停止させることもできる。

【0066】また、次のような電位設定により上述したダイオード型発光素子の発光を行うことができる。すなわち、ダイオード型アクティブ素子の第2端子の電位を、ダイオード型アクティブ素子に逆方向の電位差が生じるように設定する。かつ、コンデンサの第2端子の電位及びダイオード型発光素子の第2端子の電位を、まずダイオード型発光素子に逆方向の電位差が生じるように

設定し、それから各電位が互いに等電位となるように電位を徐々に変化させる。

【0067】この構成では、各第2端子の電位を制御することにより、アクティブ素子のスイッチング動作も制御できる。これにより、回路構成の簡略化を図ることができる。

【0068】あるいは、本発明の発光器は、上記の発光器において、さらに、前記アクティブ素子が、第1端子と第2端子との間のスイッチングを制御するための電位が設定される第3端子を備えたトランジスタ型アクティブ素子であることが好ましい。

【0069】上記の構成では、次のような電位設定により上述したコンデンサの充電を行うことができる。すなわち、トランジスタ型アクティブ素子の第3端子の電位を、このトランジスタ型アクティブ素子が導通状態となるような電位に設定しつつ、コンデンサの第2端子の電位及びトランジスタ型アクティブ素子の第2端子の電位を、コンデンサを充電するような電位設定とする。このとき、さらにダイオード型発光素子の第2端子の電位を、ダイオード型発光素子に逆方向の電位差が生じるように設定することにより、ダイオード型発光素子の発光を停止させることもできる。

【0070】また、次のような電位設定により上述したダイオード型発光素子の発光を行うことができる。すなわち、トランジスタ型アクティブ素子の第3端子の電位を、このトランジスタ型アクティブ素子が非導通状態となるような電位に設定する。かつ、コンデンサの第2端子の電位及びダイオード型発光素子の第2端子の電位を、まずダイオード型発光素子に逆方向の電位差が生じるように設定し、それから各電位が互いに等電位となるように電位を徐々に変化させる。

【0071】この構成では、コンデンサの第2端子またはダイオード型発光素子の第2端子の何れかを、一定電位とすることができる。これにより、回路構成の簡略化を図ることができる。

【0072】本発明の発光装置は、上記の課題を解決するために、上記何れかの発光器と、前記アクティブ素子のスイッチング動作を制御しつつ、前記アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第2端子に設定する電位をそれぞれ制御する制御部とを備え、この制御部が、前記アクティブ素子を導通状態にしつつ、前記アクティブ素子の第2端子と前記コンデンサの第2端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、前記アクティブ素子を非導通状態にしつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第2端子と前記ダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行うことを特徴としている。

【0073】本発明の発光装置は、上記の課題を解決す

るために、上記のアクティブ素子がダイオード型アクティブ素子である発光器と、前記ダイオード型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第2端子に設定する電位をそれぞれ制御する制御部とを備え、この制御部が、前記ダイオード型アクティブ素子に順方向の電位差が生じるように前記ダイオード型アクティブ素子の第2端子と前記コンデンサの第2端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、前記ダイオード型アクティブ素子に逆方向の電位差が生じるように前記ダイオード型アクティブ素子の第2端子と前記コンデンサの第2端子との間に電位差を生じさせつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第2端子と前記ダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行うことを特徴としている。

【0074】本発明の発光装置は、上記の課題を解決するために、上記のアクティブ素子がトランジスタ型アクティブ素子である発光器と、前記トランジスタ型アクティブ素子の第3端子に設定する電位を制御してスイッチング動作を制御しつつ、前記トランジスタ型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第2端子に設定する電位をそれぞれ制御する制御部とを備え、この制御部が、前記トランジスタ型アクティブ素子を導通状態にしつつ、前記アクティブ素子の第2端子と前記コンデンサの第2端子との間に電位差を生じさせることで前記コンデンサに電荷を蓄積させる動作と、前記トランジスタ型アクティブ素子を非導通状態にしつつ、前記コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、前記コンデンサの第2端子と前記ダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行うことを特徴としている。

【0075】上記の各構成では、上記発光器の上述した動作を、制御部によって制御することができる。

【0076】本発明の表示パネルは、上記の課題を解決するために、上記何れかの発光器が行列状に配置されることを特徴としている。

【0077】上記の構成では、上述したように正確な階調発光が可能な発光器が行列状に配置されることにより、各発光器が画素となって全体として画像を表示することが可能になる。上記の発光器では発光効率の向上を図ることができるため、この表示パネルでは消費電力を低減しつつ十分な明度での画像表示を実現することが可能になる。

【0078】また、上記の構成では、発光輝度を安定化させることが可能な発光器を用いることにより、従来のようなTFTのバラツキによる発光輝度のバラツキを抑制することができ、表示画像の品位向上を図ることができる。

【0079】本発明の表示パネルは、上記の課題を解決するために、上記のアクティブ素子がトランジスタ型アクティブ素子である発光器が行列状に配置されるとともに、各発光器の間で前記コンデンサの第2端子または前記ダイオード型発光素子の第2端子が電氣的に接続されていることを特徴としている。

【0080】上記の各構成では、発光器として上記のトランジスタ型アクティブ素子を備えたものを用いた際に、各発光器における4つの第2端子のうちの1つ（コンデンサの第2端子またはダイオード型発光素子の第2端子）を各発光器の間で共通化することができる。これにより、配線数を減らして回路構成の簡略化を図ることができる。

【0081】本発明の表示パネルは、上記のダイオード型アクティブ素子を有する発光器が行列状に配置されるとともに、列方向に配置された各発光器の間で、前記ダイオード型アクティブ素子の第2端子同士が電氣的に接続され、かつ、行方向に配置された各発光器の間で、前記コンデンサの第2端子同士および前記ダイオード型発光素子の第2端子同士がそれぞれ電氣的に接続されていることが好ましい。

【0082】上記の構成では、上記のダイオード型アクティブ素子を有する発光器が行列状に配列されることにより、各発光器が画素となって全体として画像を表示することが可能になる。そして、各発光器におけるコンデンサの第2端子およびダイオード型発光素子の第2端子の電位を行ごとに独立して制御することで、各行における発光器の選択・非選択状態をつくり、また、各発光器におけるダイオード型アクティブ素子の第2端子の電位を列ごとに独立して制御することで各列における発光器の輝度状態を設定することができる。そして、各発光器を構成するダイオード型発光素子を最適な効率で発光させることができる。

【0083】本発明の表示パネルは、上記のトランジスタ型アクティブ素子を有する発光器が行列状に配置されるとともに、列方向に配置された各発光器の間で、前記トランジスタ型アクティブ素子の第2端子同士が電氣的に接続され、かつ、行方向に配置された各発光器の間で、前記ダイオード型発光素子の第2端子同士または前記コンデンサの第2端子同士、および前記トランジスタ型アクティブ素子の第3端子同士が電氣的に接続されていることが好ましい。

【0084】上記の構成では、上記のトランジスタ型アクティブ素子を有する発光器が行列状に配列されることにより、各発光器が画素となって全体として画像を表示することが可能になる。そして、各発光器におけるダイオード型発光素子またはコンデンサの第2端子、およびトランジスタ型アクティブ素子の第3端子の電位を行ごとに独立して制御することで、各行における発光器の選択・非選択状態をつくり、また、各発光器におけるトラ

ンジスタ型アクティブ素子の第2端子の電位を列ごとに独立して制御することで各列における発光器の輝度状態を設定することができる。そして、各発光器を構成するダイオード型発光素子を最適な効率で発光させることができる。

【0085】本発明の発光装置は、上記のトランジスタ型アクティブ素子を有する発光器と、前記トランジスタ型アクティブ素子の第3端子に設定する電位を制御してスイッチング動作を制御しつつ、前記トランジスタ型アクティブ素子、前記ダイオード型発光素子、及び前記コンデンサの各第2端子に設定する電位をそれぞれ制御する制御部とを備え、この制御部が、前記トランジスタ型アクティブ素子を導通状態にしつつ、前記ダイオード型発光素子に逆方向の電位差が生じるように、前記アクティブ素子の第2端子、及び前記トランジスタ型アクティブ素子の第2端子に電位を設定する動作を行うことが好ましい。

【0086】上記の構成では、発光器として上記トランジスタ型アクティブ素子を備えたものを用いた際に、コンデンサへ蓄積する電荷極性を、ダイオード型発光素子を通して放電されるものとは逆極性とする動作を行う。

【0087】上記トランジスタ型アクティブ素子のOFF抵抗は無限大ではないため、トランジスタ型アクティブ素子がOFFの状態であっても微小電流（リーク電流）がこのトランジスタ型アクティブ素子を流れ得る。したがって、例えば上記のように発光器を行列状に配列して行・列単位で制御を行う場合には、このリーク電流によりクロストークが生じ、発光させたくない画素でも若干明るくなることがある。

【0088】これに対して、上記の構成では、発光器を発光させたくない場合に、ダイオード型発光素子を通して放電される極性とは逆の極性の電荷を上記コンデンサに蓄積させることができる。この逆極性の電荷により、上記リーク電流を相殺することができ、良好な暗状態を維持することができる。

【0089】このように、上記の構成では、発光器を構成するダイオード型発光素子へ逆極性の電荷を保持させることができるので、トランジスタ型アクティブ素子のOFF抵抗が無限大でなくても、発光させたくない画素を良好な暗状態とすることができ、表示品位の改善を図ることができる。

【0090】なお、ダイオード型発光素子自体もコンデンサ特性を有するので、上記の作用を得るためには必ずしもコンデンサが必要ではなく、ダイオード型発光素子に逆方向の電位差をかけることができればよい。

【0091】

【発明の実施の形態】本発明の実施の一形態について図1から図19に基づいて説明すれば、以下の通りである。

【0092】本実施の形態で用いる有機EL (Electro

Luminescence) 素子としては、例えば図17 (a) 及び図17 (b) に示すような構造のものが考えられる。ここで、図17 (a) は、本実施の形態で用いる有機EL素子（ダイオード型発光素子）11の構造を示す断面図であり、図17 (b) は、図17 (a) における発光層7を成す物質の一例を示す構造式である。

【0093】この有機EL素子11は、ガラス基板1の上にITO等透明な陽極（透明電極）2を形成し、その上に有機多層膜4が形成されている。この有機多層膜4の上には、MgAg、Ca、AlLiやAl等の陰極3が形成されている。この有機多層膜4にはいくつかの構造が考えられるが、ここでは陽極2の上にCuPc、ポリアニリン、ポリチオフェン等の正孔注入層5、TPD、 α -NPD等の正孔輸送層6、発光層7、及びオキサジアゾール、Alq3等の電子輸送層8を積層した構成としている。この発光層7としては、例えば図17

(b) に示した構造式を有する青色に発光するピフェニール (DPVB i : 出光興産) が用いられている。また、この有機EL素子11と色変換フィルタを組み合わせることにより、有機EL素子11から発する単色光を色変換してフルカラーの表示に対応することもできる。

【0094】なお、本実施の形態に係るEL表示パネルに用いるEL素子は、図17 (a) 及び図17 (b) に示した有機EL素子11に限られるものではなく、発光層7として他に、青色に発光するペリレンを混入したBAlq2 (コダック)、緑色に発光するIr (ppy) 3等のイリジウム錯体、キナクリドン混入したAlq3、赤色に発光するDCJT Bを混入したAlq3等、種々の有機EL素子を用いることができる。また、本実施の形態では、単色表示の構成を前提に説明するが、この構成を組み合わせることで例えばRGB (R : 赤、G : 緑、B : 青) 各色の表示により、フルカラー表示を行うことも可能である。

【0095】この有機EL素子11をアクティブ基板上に形成するプロセスは、従来の技術の項で説明した特開平10-268798号公報や特開平8-234683号公報に開示されている技術と同様なので、ここではその説明を省略する。

【0096】このような有機EL素子11を各画素に備えたEL表示パネルの全体構成を図18に示す。図18は、本実施の形態に係るEL表示パネル及びその駆動系の構成を示すブロック図である。

【0097】以下では、各画素が行列状 (m行×n列) に配列されているものとし、各画素の走査線の方を行方向、信号線 (データ線) の方向を列方向とする。各行には、1, 2, ..., i, ..., mの番号を付し、各列には、1, 2, ..., j, ..., nの番号を付す。そして、各行、各列を区別する場合には、第i番目の行 (第i行) に属する構成要素の符号に添字にて「i」を付し、第j番目の列 (第j列) に属する構成要素の符号に添字にて

「j」を付す。さらに、各行、各列を区別する場合には、第 i 行に属し、かつ、第 j 列に属する画素及びその画素に含まれる構成要素の符号には添字にて「i, j」を付す。なお、i, j, m, n は自然数であり、 $i \leq m$, $j \leq n$ を満たすものとする。

【0098】本 EL 表示パネル（表示パネル）100 には、この EL 表示パネル 100 を駆動するドライバとして、走査側ドライバ 101 及び信号側ドライバ 102 が接続されている。また、走査側ドライバ 101 及び信号側ドライバ 102 には、これらに画像信号を送るとともに、これらを制御するコントローラ 103 が接続されている。これら、走査側ドライバ 101、信号側ドライバ 102、及び制御するコントローラ 103 により制御部が構成される。

【0099】走査側ドライバ 101 と EL 表示パネル 100 とは、各行に対応して設けられた各行 2 本ずつの走査側接続線 $rc_i \cdot rs_i$ により接続されている。この走査側接続線 $rc_i \cdot rs_i$ は、後述する走査側電極 $Rc_i \cdot Rs_i$ （または走査側電極 $G_i \cdot R_i$ ）に接続されている。また、信号側ドライバ 102 と EL 表示パネル 100 とは、各列に対応して設けられた各列 1 本ずつの信号側接続線 s_j により接続されている。この信号側接続線 s_j は、後述する信号側電極 S_j に接続されている。

【0100】〔実施の形態 1〕本実施の形態では、ダイオード型アクティブ素子を用いた EL 表示パネルの構成及びその駆動方法について、図 1 から図 4 に基づいて説明する。本実施の形態の EL 表示パネル（表示パネル）は、図 1 に示す構成である。図 1 は、第 1 の実施の形態の EL 表示パネルにおける画素の等価回路を示す回路図である。

【0101】本 EL 表示パネルでは、各行に走査側電極 Rc 及び走査側電極 Rs が設けられている。走査側電極 Rc 及び走査側電極 Rs は、各行に配置された各画素 A に接続されている。また、本 EL 表示パネルでは、各列に信号電極 S が設けられている。信号電極 S は、各列に配置された各画素 A に接続されている。つまり、本 EL 表示パネルには、走査側に 2m 本の電極が設けられており、信号側（データ側）に n 本の電極が設けられている。

【0102】この EL 表示パネルの画素（発光器） A_{ij} には、ダイオード素子（アクティブ素子、ダイオード型アクティブ素子） D_{ij} 、有機 EL 素子（ダイオード型発光素子） OL_{ij} 、及びコンデンサ C_{ij} が設けられている。そして、ダイオード素子 D_{ij} のカソード（第 1 端子）、有機 EL 素子 OL_{ij} のアノード（第 1 端子）、及びコンデンサ C_{ij} の一方の電極（第 1 端子）が、共通端子 P_{ij} において電氣的に接続されている。また、ダイオード素子 D_{ij} のアノード（第 2 端子）、つまり共通端子 P_{ij} 側とは異なる端子は、信号電極 S_j に接続されてい

る。コンデンサ C_{ij} の他方の電極（第 2 端子）、つまり共通端子 P_{ij} 側とは異なる電極は、走査側電極 Rc_i に接続されている。有機 EL 素子 OL_{ij} のカソード（第 2 端子）、つまり共通端子 P_{ij} 側とは異なる端子は、走査側電極 Rs_i に接続されている。これにより、ダイオード素子 D_{ij} の順方向と有機 EL 素子 OL_{ij} の順方向とが揃うことになる。

【0103】この EL 表示パネルの駆動方法について、図 2 及び図 3 (a) から図 3 (c) に基づいて説明する。図 2 は、第 1 の実施の形態の EL 表示パネルを駆動する際の各電極の電位の変化を示すタイミングチャートである。また、図 3 (a) から図 3 (c) は、この EL 表示パネルを駆動した際の画素 A_{ij} の状態を示す模式図であり、図 3 (a) は選択状態を、図 3 (b) は非選択状態 1 を、図 3 (c) は非選択状態 2 を示している。ここで、図 2 における (1)・(2)、(3)・(4)、(5)・(6) は、それぞれ走査側電極 $Rc_i \cdot Rs_i$ 、走査側電極 $Rc_j \cdot Rs_j$ 、走査側電極 $Rc_m \cdot Rs_m$ に設定する電位の変化を示している。また、図 2 における (7)・(8) は、それぞれ信号電極 $S_i \cdot S_j$ に設定する電位の変化を示している。そして、図 2 における (9)・(10)・(11)・(12) は、それぞれ共通端子 $P_{i1} \cdot P_{i2} \cdot P_{j1} \cdot P_{j2}$ での電位の変化を示している。

【0104】この EL 表示パネルを駆動する場合には、第 1 行から第 m 行まで順次各行を選択し、各行に属する画素 A のコンデンサ C を充電する。そして、コンデンサ C が充電された後、非選択状態となった画素 A は、コンデンサ C に蓄積された電荷を放電しながら有機 EL 素子 OL を発光させる。なお、第 1 行の選択から第 m 行の選択までの期間は 1 フィールド期間である。

【0105】この EL 表示パネルの駆動について、さらに具体的に説明する。第 1 行を選択すると、まず走査側電極 Rc_i の電位を 0 とし、走査側電極 Rs_i の電位を Vc ($Vc > 0$) とする（図 2 における (1)・(2)）。

これと前後し、各信号電極 S_j に信号電位を設定する。この信号電位は、第 1 行の各画素 A_{ij} が示すべき階調に応じたものである。ここでは画素 A_{i1} に $V1$ ($V1 > 0$) を、画素 A_{i2} に $V4$ ($V4 > 0$) を設定するものとする（図 2 における (7)・(8)）。このとき、画素 A_{i1} 及び画素 A_{i2} における共通端子 P_{i1} 及び共通端子 P_{i2} の電位は、選択前の電位から徐々に上昇し信号電位（それぞれ $V1$ 及び $V4$ ）に達する（図 2 における (9)・(10)）。なお、一般的な信号電位を示すときには Va と記す。ここで、 Vc は信号電位 Va の最大値 Vb よりも大きいものとする ($Vc > Vb \geq Va \geq 0$)。

【0106】このように、画素 A_{ij} が選択されたときの状態（選択状態）は、図 3 (a) に示す状態である。選択状態では、走査側電極 Rc_i の電位が 0 であり、信号

電極 S_i に信号電位 V_a が設定される。したがって、ダイオード素子 D_{ij} には順電位状態（導通状態）の電位差が印加されるため、ダイオード素子 D_{ij} に電流が流れる。そして、信号電位 V_a に対応した電荷がコンデンサ C_{ij} に蓄積される。ここでは、コンデンサ C_{ij} の共通端子 P_{ij} 側の電極に正電荷を注入する。このとき、 V_c は信号電位 V_a の最大値 V_b よりも大きいため、有機EL素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 OL_{ij} に電流が流れることはなく、有機EL素子 OL_{ij} は発光しない。

【0107】そして、次の第2行の選択に移行する前に、走査側電極 R_{ci} の電位を V_c とし、走査側電極 R_{si} の電位を $2V_c$ とする（図3（b）、非選択状態1）。走査側電極 R_{ci} の電位 V_c は、信号電極 S_i の最大値である V_b より大きく、さらにコンデンサ C_{ij} に V_a の電位差が生じていることから、非選択状態1では、ダイオード素子 D_{ij} に逆電位状態（非導通状態）の電位差が印加されることになる。したがって、ダイオード素子 D_{ij} を通したコンデンサ C_{ij} への電荷の出入りはなくなる。また、これにより、共通端子 P_{ij} の電位は（ $V_a + V_c$ ）となる。この状態でも、走査側電極 R_{si} の電位 $2V_c$ は、共通端子 P_{ij} の電位（ $V_a + V_c$ ）よりも大きいため、有機EL素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 OL_{ij} に電流が流れることはなく、有機EL素子 OL_{ij} は発光しない。

【0108】ここで、非選択期間1から次の非選択期間2へ移行するが、この非選択状態の維持期間は、0以上の任意の期間でよい。そして、画素 A_{ij} が次の選択状態になるまでの間で、走査側電極 R_{si} の電位を $2V_c$ から V_c まで徐々に低下させる（図3（c）、非選択状態2）。このとき、走査側電極 R_{ci} の電位は V_c を維持する。これにより、走査側電極 R_{si} の電位が、共通端

$$C_f \times d(V_f) / dt = d(Q_f) / dt - C_f \times d(V_{rs}) / dt \\ = I_f - C_f \times d(V_{rs}) / dt$$

となる。このとき、この有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差 V_f がほぼ固定の場合は、 $d(V_d) / dt$ がほぼ0となるので、有機EL素子 OL_{ij} のカソードーアノード間を流れる電流 I_f は、

$$I_f = C_f \times d(V_{rs}) / dt$$

となる。つまり、走査側電極 R_{si} の電位を $2V_c$ から V_c まで変化させる速度、すなわち走査側電極 R_{si} の電位変化の勾配を制御することで有機EL素子 OL_{ij} を流れる電流を制御することができる。

【0111】そこで、有機EL素子 OL_{ij} を流れる電流が、有機EL素子 OL_{ij} を高発光効率で発光させるような電流値となるように、走査側電極 R_{si} の電位変化の勾配を設定する。これにより、有機EL素子 OL_{ij} を常に高発光効率で駆動させることが可能になる。したがっ

子 P_{ij} の電位（ $V_a + V_c$ ）より小さくなった時点で、有機EL素子 OL_{ij} に順電位状態（導通状態）の電位差が印加されることになる。

【0109】ここで、有機EL素子 OL_{ij} の順方向ON電圧以上の電位差を生じさせる電荷がコンデンサ C_{ij} に蓄積されておれば、上記の時点から走査側電極 R_{si} の電位が V_c となるまでの間、有機EL素子 OL_{ij} を介してその電荷が放出される。そして、その間に有機EL素子 OL_{ij} が発光する。つまり、この非選択状態2において、コンデンサ C_{ij} に蓄積された電荷に応じた電流（信号電位に応じた電流）が有機EL素子 OL_{ij} を流れることで、有機EL素子 OL_{ij} を発光させる。この非選択状態2における有機EL素子 OL_{ij} の発光により、信号電位に応じた階調を表現することができる。なお、有機EL素子 OL_{ij} の印加電圧－発光輝度特性が従来の技術の項で示した図31の場合では、有機EL素子 OL_{ij} の順方向ON電圧は約2.2[V]と考えられる。

【0110】有機EL素子 OL_{ij} を流れる電流は、有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差に基づくことになる。この有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差 V_f は、

$$V_f = V_{rc} + Q_f / C_f - V_{rs}$$

V_{rc} ：走査側電極 R_{ci} の電位

Q_f ：コンデンサ C_{ij} に蓄積された電荷

C_f ：コンデンサ C_{ij} の容量

V_{rs} ：走査側電極 R_{si} の電位

である。ここで、有機EL素子 OL_{ij} のカソードーアノード間を流れる電流 I_f は、コンデンサ C_{ij} に蓄積された電荷の変化量である。そこで、上記式を時間で微分すると、走査側電極 R_{ci} の電位は定数なので消えて、 $d(V_f) / dt = d(Q_f / C_f) / dt - d(V_{rs}) / dt$ となり、

で、本EL表示パネルでは発光効率の向上を図ることができる。

【0112】第1行に属する画素 A_{i1} が選択状態を経た後、またはさらに非選択状態1を経た後、第2行を選択する。そして、走査側電極 R_{ci} の電位を0とし、走査側電極 R_{si} の電位を V_c （ $V_c > 0$ ）とする（図2における（3）・（4））。これと前後し、各信号電極 S_i に信号電位を設定する。ここでは画素 A_{i1} に V_4 を、画素 A_{i2} に V_2 （ $V_2 > 0$ ）を設定するものとする（図2における（11）・（12））。そして、上記と同様に画素 A_{i1} を非選択状態1及び非選択状態2として第2行の画素 A_{i1} を駆動する。

【0113】本EL表示パネルの構成では、有機EL素子 OL_{ij} にほぼ一定の電流を流して高発光効率で発光さ

せるとともに、1フィールド期間内での発光時間によって階調レベル（コンデンサ C_{ij} に蓄積された電荷）に応じた階調発光を行う。そして、このような階調発光を走査側電極 R_{si} の電位変化により実現する。

【0114】したがって、従来の技術の項で示したダイオードを用いたEL表示パネルの画素の構成（図26参照）とは異なり、ダイオード素子 D_{ij} とコンデンサ C_{ij} との間に発光時の時定数を調整するための付加抵抗を必要としない。これにより、付加抵抗を電流が流れるときの発熱の問題や、発光効率の低下の問題、付加抵抗に起因して付加容量を充電するために要する時間が長くなる問題等を回避することができる。

【0115】なお、ここでは、非選択状態1において走査側電極 R_{ci} の電位を V_c とし、走査側電極 R_{si} の電位を $2V_c$ とし（図3（b））、非選択状態2において走査側電極 R_{si} の電位を $2V_c$ から V_c に変化させるようにした（図3（c））。これに限らず、図4

（a）から図4（c）に示すように、非選択状態1において走査側電極 R_{ci} の電位を V_c とし、非選択状態2において走査側電極 R_{ci} の電位を V_c から $2V_c$ に変化させるようにしてもよい。図4（a）から図4（c）は、図3（a）から図3（c）の一変形例である。

【0116】また、階調をより正確に再現するためには、コンデンサ C_{ij} に蓄積する電荷の量を階調レベルに基づいた正確なものとするのが好ましい。そのためには、選択期間において、信号電極 S_i を流れる電流を監視し、それに基づいて信号電極 S_j の電位を制御することが好ましい。

【0117】〔実施の形態2〕本実施の形態では、実施の形態1に対してダイオード素子及び有機EL素子の極性を変えた場合の構成とその駆動方法について図5から図8に基づいて説明する。本実施の形態のEL表示パネル（表示パネル）は、図5に示す構成である。図5は、第2の実施の形態のEL表示パネルにおける画素の等価回路を示す回路図である。

【0118】本EL表示パネルは、実施の形態1のEL表示パネルに対してダイオード素子 D_{ij} 及び有機EL素子 OL_{ij} の極性を逆にした点以外は、実施の形態1のEL表示パネルと同様の構成である。

【0119】すなわち、本EL表示パネルの画素（発光器） A_{ij} では、ダイオード素子（アクティブ素子、ダイオード型アクティブ素子） D_{ij} のアノード、有機EL素子（ダイオード型発光素子） OL_{ij} のカソード（第1端子）、及びコンデンサ C_{ij} の一方の電極（第1端子）が、共通端子 P_{ij} において電氣的に接続されている。また、ダイオード素子 D_{ij} のカソード（第2端子）、つまり共通端子 P_{ij} 側とは異なる端子は、信号電極 S_j に接続されている。コンデンサ C_{ij} の他方の電極（第2端子）、つまり共通端子 P_{ij} 側とは異なる電極は、走査側電極 R_{ci} に接続されている。有機EL素子 OL_{ij} のア

ノード（第2端子）、つまり共通端子 P_{ij} 側とは異なる端子は、走査側電極 R_{si} に接続されている。

【0120】このEL表示パネルの駆動方法について、図6及び図7（a）から図7（c）に基づいて説明する。図6は、第2の実施の形態のEL表示パネルを駆動する際の、各電極の電位の変化を示すタイミングチャートである。また、図7（a）から図7（c）は、このEL表示パネルを駆動した際の画素 A_{ij} の状態を示す模式図であり、図7（a）は選択状態を、図7（b）は非選択状態1を、図7（c）は非選択状態2を示している。ここで、図6における（1）・（2）、（3）・

（4）、（5）・（6）は、それぞれ走査側電極 R_{ci} ・ R_{si} 、走査側電極 R_{ci} ・ R_{si} 、走査側電極 R_{ci} ・ R_{si} に設定する電位の変化を示している。また、図6における（7）・（8）は、それぞれ信号電極 S_i ・ S_j に設定する電位の変化を示している。そして、図6における（9）・（10）・（11）・（12）は、それぞれ共通端子 P_{i1} ・ P_{i2} ・ P_{j1} ・ P_{j2} での電位の変化を示している。

【0121】このEL表示パネルを駆動する場合には、第1行から第 m 行まで順次各行を選択し、各行に属する画素 A のコンデンサ C を充電する。そして、コンデンサ C が充電された後、非選択状態となった画素 A は、コンデンサ C に蓄積された電荷を放電しながら有機EL素子 OL を発光させる。なお、第1行の選択から第 m 行の選択までの期間は1フィールド期間である。

【0122】このEL表示パネルの駆動について、さらに具体的に説明する。第1行を選択すると、まず走査側電極 R_{ci} の電位を0とし、走査側電極 R_{si} の電位を $-V_c$ （ $V_c > 0$ ）とする（図6における（1）・

（2））。これと前後し、各信号電極 S_j に信号電位を設定する。この信号電位は、第1行の各画素 A_{ij} が示すべき階調に応じたものである。ここでは画素 A_{i1} に $-V_1$ （ $V_1 > 0$ ）を、画素 A_{i2} に $-V_4$ （ $V_4 > 0$ ）を設定するものとする（図6における（7）・（8））。このとき、画素 A_{i1} 及び画素 A_{i2} における共通端子 P_{i1} 及び共通端子 P_{i2} の電位は、選択前の電位から徐々に下降し信号電位（それぞれ $-V_1$ 及び $-V_4$ ）に達する（図6における（9）・（10））。なお、一般的な信号電位を示すときには $-V_a$ と記す。ここで、 $-V_c$ は信号電位の最少値 $-V_b$ よりも小さい、つまり $-V_c$ の絶対値 V_c は信号電位 $-V_a$ の絶対値 V_a の最大値 V_b よりも大きいものとする（ $V_c > V_b \geq V_a \geq 0$ ）。

【0123】このように、画素 A_{ij} が選択されたときの状態（選択状態）は、図7（a）に示す状態である。選択状態では、走査側電極 R_{ci} の電位が0であり、信号電極 S_j に信号電位 $-V_a$ が設定される。したがって、ダイオード素子 D_{ij} には順電位状態（導通状態）の電位差が印加されるため、ダイオード素子 D_{ij} に電流が流れる。そして、信号電位 $-V_a$ に対応した電荷がコンデン

サ C_{ij} に蓄積される。ここでは、コンデンサ C_{ij} の共通端子 P_{ij} 側の電極に負電荷を注入する。このとき、 $-V_c$ は信号電位 $-V_a$ の最少値 $-V_b$ よりも小さいため、有機EL素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 OL_{ij} に電流が流れることはなく、有機EL素子 OL_{ij} は発光しない。

【0124】そして、次の第2行の選択に移行する前に、走査側電極 R_{ci} の電位を $-V_c$ とし、走査側電極 Rs_i の電位を $-2V_c$ とする（図7（b）、非選択状態1）。走査側電極 R_{ci} の電位 $-V_c$ は、信号電極 S_j の最少値である $-V_b$ より小さく、さらにコンデンサ C_{ij} に $-V_a$ の電位差が生じていることから、非選択状態1では、ダイオード素子 D_{ij} に逆電位状態（非導通状態）の電位差が印加されることになる。したがって、ダイオード素子 D_{ij} を通したコンデンサ C_{ij} への電荷の出入りはなくなる。また、これにより、共通端子 P_{ij} の電位は $(-V_a - V_c)$ となる。この状態でも、走査側電極 Rs_i の電位 $-2V_c$ は、共通端子 P_{ij} の電位 $(-V_a - V_c)$ よりも小さいため、有機EL素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 OL_{ij} に電流が流れることはなく、有機EL素子 OL_{ij} は発光しない。

【0125】ここで、非選択期間1から次の非選択期間2へ移行するが、この非選択状態の維持期間は、0以上の任意の期間でよい。そして、画素 A_{ij} が次の選択状態になるまでの間で、走査側電極 Rs_i の電位を $-2V_c$ から $-V_c$ まで徐々に上昇させる（図7（c）、非選択状態2）。このとき、走査側電極 R_{ci} の電位は $-V_c$ を維持する。これにより、走査側電極 Rs_i の電位が、共通端子 P_{ij} の電位 $(-V_a - V_c)$ より小さくなった時点で、有機EL素子 OL_{ij} に順電位状態（導通状態）の電位差が印加されることになる。

【0126】ここで、有機EL素子 OL_{ij} の順方向ON電圧以上の電位差を生じさせる電荷がコンデンサ C_{ij} に蓄積されておれば、上記の時点から走査側電極 Rs_i の電位が $-V_c$ となるまでの間、有機EL素子 OL_{ij} を介してその電荷が放出される。そして、その間に有機EL素子 OL_{ij} が発光する。つまり、この非選択状態2において、コンデンサ C_{ij} に蓄積された電荷に応じた電流（信号電位に応じた電流）が有機EL素子 OL_{ij} を流れることで、有機EL素子 OL_{ij} を発光させる。この非選択状態2における有機EL素子 OL_{ij} の発光により、信号電位に応じた階調を表現することができる。

【0127】第1行に属する画素 A_{ij} が選択状態を経た後、またはさらに非選択状態1を経た後、第2行を選択する。そして、走査側電極 R_{ci} の電位を0とし、走査側電極 Rs_i の電位を $-V_c$ （ $V_c > 0$ ）とする（図6における（3）・（4））。これと前後し、各信号電極 S_j に信号電位を設定する。ここでは画素 A_{2j} に $-V_4$

を、画素 A_{2j} に $-V_2$ （ $V_2 > 0$ ）を設定するものとする（図6における（11）・（12））。そして、上記と同様に画素 A_{2j} を非選択状態1及び非選択状態2として第2行の画素 A_{2j} を駆動する。

【0128】なお、ここでは、非選択状態1において走査側電極 R_{ci} の電位を $-V_c$ とし、走査側電極 Rs_i の電位を $-2V_c$ とし（図7（b））、非選択状態2において走査側電極 Rs_i の電位を $-2V_c$ から $-V_c$ に変化させるようにした（図7（c））。これに限らず、図8（a）から図8（c）に示すように、非選択状態1において走査側電極 R_{ci} の電位を $-V_c$ とし、非選択状態2において走査側電極 R_{ci} の電位を $-V_c$ から $-2V_c$ に変化させるようにしてもよい。図8（a）から図8（c）は、図7（a）から図7（c）の一変形例である。

【0129】本実施の形態のEL表示パネルでも、実施の形態1の場合と同様に、付加抵抗を必要としない構成とすることができる。これにより、付加抵抗を電流が流れるときの発熱の問題や、発光効率の低下の問題、付加抵抗に起因して付加容量を充電するために要する時間が長くなる問題等を回避することができる。また、本EL表示パネルでも、実施の形態1の場合と同様に、発光効率の向上を図ることができる。

【0130】〔実施の形態3〕本実施の形態では、FET（Field Effect Transistor）型アクティブ素子、特に薄膜トランジスタ（TFT：Thin Film Transistor）型アクティブ素子を用いたEL表示パネル（表示パネル）の構成及びその駆動方法について、図9から図12に基づいて説明する。本実施の形態のEL表示パネルは、図9に示す構成である。図9は、第3の実施の形態のEL表示パネルにおける画素の等価回路を示す回路図である。

【0131】本EL表示パネルでは、各行に走査側電極 G 及び走査側電極 R が設けられている。走査側電極 G 及び走査側電極 R は、各行に配置された各画素 A に接続されている。また、本EL表示パネルでは、各列に信号電極 S が設けられている。信号電極 S は、各列に配置された各画素 A に接続されている。つまり、本EL表示パネルには、走査側に2本の電極が設けられており、信号側（データ側）に n 本の電極が設けられている。

【0132】このEL表示パネルの画素（発光器） A_{ij} には、TFT素子（アクティブ素子、トランジスタ型アクティブ素子） Tr_{ij} 、有機EL素子（ダイオード型発光素子） OL_{ij} 、及びコンデンサ C_{ij} が設けられている。そして、TFT素子 Tr_{ij} のドレイン（第1端子）、有機EL素子 OL_{ij} のアノード（第1端子）、及びコンデンサ C_{ij} の一方の電極（第1端子）が、共通端子 P_{ij} において電氣的に接続されている。また、TFT素子 Tr_{ij} のソース（第2端子）、つまり共通端子 P_{ij} 側とは異なるゲート以外の端子は、信号電極 S_j に接

続されている。TFT素子 T_{r1j} のゲート（第3端子）は、走査側電極 G_1 に接続されている。コンデンサ C_{1j} の他方の電極（第2端子）、つまり共通端子 P_{1j} 側とは異なる電極は、全画素Aに共通のGND（グランド）端子に接続されている。有機EL素子 O_{L1j} のカソード（第2端子）、つまり共通端子 P_{1j} 側とは異なる端子は、走査側電極 R_1 に接続されている。

【0133】このEL表示パネルの駆動方法について、図10及び図11(a)から図11(c)に基づいて説明する。図10は、第3の実施の形態のEL表示パネルを駆動する際の、各電極の電位の変化を示すタイミングチャートである。また、図11(a)から図11(c)は、このEL表示パネルを駆動した際の画素 A_{1j} の状態を示す模式図であり、図11(a)は選択状態を、図11(b)は非選択状態1を、図11(c)は非選択状態2を示している。ここで、図10における(1)・

(2)・(3)・(4)・(5)・(6)は、それぞれ走査側電極 G_1 ・ R_1 、走査側電極 G_2 ・ R_2 、走査側電極 G_3 ・ R_3 に設定する電位の変化を示している。また、図10における(7)・(8)は、それぞれ信号電極 S_1 ・ S_2 に設定する電位の変化を示している。そして、図10における(9)・(10)・(11)・(12)は、それぞれ共通端子 P_{11} ・ P_{12} ・ P_{21} ・ P_{22} での電位の変化を示している。

【0134】このEL表示パネルを駆動する場合には、第1行から第m行まで順次各行を選択し、各行に属する画素AのコンデンサCを充電する。そして、コンデンサCが充電された後、非選択状態となった画素Aは、コンデンサCに蓄積された電荷を放電しながら有機EL素子OLを発光させる。なお、第1行の選択から第m行の選択までの期間は1フィールド期間である。

【0135】このEL表示パネルの駆動について、さらに具体的に説明する。第1行を選択すると、まず走査側電極 G_1 の電位を V_e ($V_e > 0$) とし、走査側電極 R_1 の電位を V_c ($V_c > 0$) とする（図10における(1)・(2)）。ここで、 V_e は、TFT素子 T_r のゲートソース間に閾値電圧以上の電位差を印加できる電位であり、TFT素子 T_r のゲートをONにしてソースドレイン間を導通状態にする電位である。ここで、 V_e と V_c とは、 $V_e > V_c$ の関係にある。

【0136】これと前後し、各信号電極 S_j に信号電位を設定する。この信号電位は、第1行の各画素 A_{1j} が示すべき階調に応じたものである。ここでは画素 A_{11} に V_1 ($V_1 > 0$) を、画素 A_{12} に V_4 ($V_4 > 0$) を設定するものとする（図10における(7)・(8)）。このとき、画素 A_{11} 及び画素 A_{12} における共通端子 P_{11} 及び共通端子 P_{12} の電位は、選択前の電位から徐々に上昇し信号電位（それぞれ V_1 及び V_4 ）に達する（図10における(9)・(10)）。なお、一般的な信号電位を示すときには V_a と記す。ここで、 V_c は信号電位 V

aの最大値 V_b よりも大きいものとする ($V_c > V_b \geq V_a$)。

【0137】なお、本実施の形態のようにアクティブ素子としてTFT素子 T_r を用いた場合には、信号電位 V_a が負電位となることがあってもよい。特に、画素 A_{1j} を発光させないとき（暗の表示状態のとき）には、信号電位 V_a として負電位を設定することが好ましい。これは、TFT素子 T_r のOFF抵抗が無限大ではないことに関係する。TFT素子 T_r のOFF抵抗が無限大ではないため、画素 A_{1j} が選択されていないとき（TFT素子 T_r がOFF状態のとき）にも、TFT素子 T_r を微少な電流（リーク電流）が流れる。この電流によるクロストークのために、暗の表示状態が若干明るくなることもある。そこで、良好な（暗い）暗の表示状態を実現するためには、上記のように信号電位 V_a を負電位として、コンデンサ C_{1j} の共通端子 P_{1j} 側の電極に負電荷を蓄積させることが好ましい。これにより、上記リーク電流を相殺することができ、良好な暗状態を維持することができる。なお、有機EL素子OL自体もコンデンサ特性を有するので、上記の作用を得るためには必ずしもコンデンサ C_{1j} が必要ではなく、有機EL素子OLに逆方向の電位差をかけることができればよい。

【0138】画素 A_{1j} が選択されたときの状態（選択状態）は、図11(a)に示す状態である。選択状態では、走査側電極 G_1 の電位が V_e であり、TFT素子 T_{r1j} のソースドレイン間が導通状態となる。また、信号電極 S_1 に信号電位 V_a が設定される。したがって、TFT素子 T_{r1j} を介してコンデンサ C_{1j} に電流が流れる。そして、信号電位 V_a に対応した電荷がコンデンサ C_{1j} に蓄積される。ここでは、コンデンサ C_{1j} の共通端子 P_{1j} 側の電極に正電荷を注入する。このとき、 V_c は信号電位 V_a の最大値 V_b よりも大きいため、有機EL素子 O_{L1j} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 O_{L1j} に電流が流れることはなく、有機EL素子 O_{L1j} は発光しない。

【0139】そして、次の第2行の選択に移行する前に、走査側電極 G_1 の電位を $-V_d$ ($-V_d < 0$) とする。ここで、 $-V_d$ は、TFT素子 T_r のゲートソース間に閾値電圧以下の電位差を印加する電位であり、TFT素子 T_r のゲートをOFFにしてソースドレイン間を非導通状態にする電位である。これにより、共通端子 P_{1j} と信号電極 S_j とが非導通となる。したがって、TFT素子 T_{r1j} を通したコンデンサ C_{1j} への電荷の出入りはなくなる。また、この状態でも、走査側電極 R_1 の電位を V_c に保っており、有機EL素子 O_{L1j} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機EL素子 O_{L1j} に電流が流れることはなく、有機EL素子 O_{L1j} は発光しない。

【0140】ここで、非選択期間1から次の非選択期間

2へ移行するが、この非選択状態の維持期間は、0以上の任意の期間でよい。そして、画素 A_{ij} が次の選択状態になるまでの間で、走査側電極 R_i の電位を V_c から0まで徐々に低下させる(図11(c)、非選択状態2)。このとき、走査側電極 G_i の電位は $-V_d$ を維持する。これにより、走査側電極 R_i の電位が、共通端子 P_{ij} の電位 V_a より小さくなった時点で、有機EL素子 OL_{ij} に順電位状態(導通状態)の電位差が印加されることになる。

【0141】ここで、有機EL素子 OL_{ij} の順方向ON電圧以上の電位差を生じさせる電荷がコンデンサ C_{ij} に蓄積されておれば、上記の時点から走査側電極 R_i の電位が0となるまでの間、有機EL素子 OL_{ij} を介してその電荷が放出される。そして、その間に有機EL素子 OL_{ij} が発光する。つまり、この非選択状態2において、コンデンサ C_{ij} に蓄積された電荷に応じた電流(信号電位に応じた電流)が有機EL素子 OL_{ij} を流れることで、有機EL素子 OL_{ij} を発光させる。この非選択状態

$$C_f \times d(V_f) / dt = d(Q_f) / dt - C_f \times d(V_r) / dt \\ = I_f - C_f \times d(V_r) / dt$$

となる。このとき、この有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差 V_f がほぼ固定の場合は、 $d(V_d) / dt$ がほぼ0となるので、有機EL素子 OL_{ij} のカソードーアノード間を流れる電流 I_f は、 $I_f = C_f \times d(V_r) / dt$

となる。つまり、走査側電極 R_i の電位を $2V_c$ から V_c まで変化させる速度、すなわち走査側電極 R_i の電位変化の勾配を制御することで有機EL素子 OL_{ij} を流れる電流を制御することができる。

【0143】そこで、有機EL素子 OL_{ij} を流れる電流が、有機EL素子 OL_{ij} を高発光効率で発光させるような電流値となるように、走査側電極 R_i の電位変化の勾配を設定する。これにより、有機EL素子 OL_{ij} を常に高発光効率で駆動させることが可能になる。したがって、本EL表示パネルでは発光効率の向上を図ることができる。

【0144】第1行に属する画素 A_{1j} が選択状態を経た後、またはさらに非選択状態1を経た後、第2行を選択する。そして、走査側電極 G_2 の電位を V_e とし、走査側電極 R_2 の電位を V_c ($V_c > 0$)とする(図10における(3)・(4))。これと前後し、各信号電極 S_j に信号電位を設定する。ここでは画素 A_{2j} に V_4 を、画素 A_{2j} に V_2 ($V_2 > 0$)を設定するものとする(図10における(11)・(12))。そして、上記と同様に画素 A_{2j} を非選択状態1及び非選択状態2として第2行の画素 A_{2j} を駆動する。

【0145】なお、ここでは、非選択状態1において走査側電極 R_i の電位を V_c とし(図11(b))、非選択状態2において走査側電極 R_i の電位を V_c から0に変化させるようにした(図11(c))。これに限ら

2における有機EL素子 OL_{ij} の発光により、信号電位に応じた階調を表現することができる。

【0142】有機EL素子 OL_{ij} を流れる電流は、有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差に基づくことになる。この有機EL素子 OL_{ij} のカソードーアノード間に生じる電位差 V_f は、

$$V_f = V_g + Q_f / C_f - V_r$$

V_g : GNDの電位

Q_f : コンデンサ C_{ij} に蓄積された電荷

C_f : コンデンサ C_{ij} の容量

V_r : 走査側電極 R_i の電位

である。ここで、有機EL素子 OL_{ij} のカソードーアノード間を流れる電流 I_f は、コンデンサ C_{ij} に蓄積された電荷の変化量である。そこで、上記式を時間で微分すると、GNDの電位は定数なので消えて、

$$d(V_f) / dt = d(Q_f / C_f) / dt - d(V_r) / dt$$

となり、

ず、図12(a)から図12(c)に示すような構成及び駆動方法を採用してもよい。図12(a)から図12(c)は、本実施の形態の一変形例におけるEL表示パネルを駆動した際の画素 A_{ij} の状態を示す模式図であり、図12(a)は選択状態を、図12(b)は非選択状態1を、図12(c)は非選択状態2を示している。

【0146】このEL表示パネルでは、コンデンサ C_{ij} の共通端子 P_{ij} 側とは異なる電極が、走査側電極 R_i に接続されている。有機EL素子 OL_{ij} のカソード、つまり共通端子 P_{ij} 側とは異なる端子は、全画素Aに共通のCOM(コモン)端子に接続されている。これ以外は、図11(a)から図11(c)のものと同一構成である。

【0147】このEL表示パネルでは、COM(コモン)端子の電位を常に V_c に設定しておく。そして、選択状態では、走査側電極 R_i の電位を0として上記と同様にコンデンサ C_{ij} を充電する(図12(a))。そして、上記と同様の非選択状態1(図12(b))を経て非選択状態2に至る。非選択状態2では、走査側電極 R_i の電位を0から V_c に変化させる(図12(c))。これにより、上記と同様に有機EL素子 OL_{ij} を発光させることができる。

【0148】このように、本EL表示パネルにおける画素 A_{ij} の構成では、従来の技術の項で示したTFTを用いたEL表示パネルの画素の構成(図29参照)とは異なり、コンデンサ C_{ij} に蓄積された電荷によって有機EL素子 OL_{ij} を駆動して発光させる。つまり、電圧制御で有機EL素子を駆動する従来のものとは異なり、電流制御で有機EL素子 OL_{ij} を駆動する。これにより、従来のものと比較して有機EL素子 OL_{ij} の発光輝度を安

定化させることができる。

【0149】上記では、画素 A_{ij} の発光輝度を制御して階調を表現するための信号として信号電圧を用いる場合について説明した。この構成では、TFT素子 $T_{r_{ij}}$ のソース・ドレイン間電圧ドロップの各画素間でのバラツキや、コンデンサ C_{ij} の容量の各画素間でのバラツキにより、各画素間での発光輝度にバラツキが生じることがある。このバラツキを抑制するためには、階調を表現するための信号として上記の信号電位の代わりに信号電流を用いるとよい。つまり、信号電極 S_{ij} を駆動する信号側ドライバ102（図18参照）を、電圧制御型のものから電流制御型のものに変更すればよい。これにより、コンデンサ C_{ij} に蓄積する電荷を正確に制御することが可能になり、従来のものと比較して各画素間での発光輝度のバラツキを抑制することができる。

【0150】また、本EL表示パネルでも、実施の形態1または2と同様に、有機EL素子 OL_{ij} の発光効率が最もよくなるような電流を有機EL素子 OL_{ij} に流すことができる。そのため、発光効率のよいEL表示パネルを構成することができる。

【0151】〔実施の形態4〕本実施の形態では、実施の形態3のEL表示パネルに対して有機EL素子 OL_{ij} の極性を変えた場合の構成と、その駆動方法について図13から図16に基づいて説明する。本実施の形態のEL表示パネル（表示パネル）は、図13に示す構成である。図13は、第4の実施の形態のEL表示パネルにおける画素の等価回路を示す回路図である。

【0152】本EL表示パネルは、実施の形態3のEL表示パネルに対して有機EL素子 OL_{ij} の極性を逆にした点以外は、実施の形態3のEL表示パネルと同様の構成である。

【0153】すなわち、本EL表示パネルの画素（発光器） A_{ij} では、TFT素子（アクティブ素子、トランジスタ型アクティブ素子） $T_{r_{ij}}$ のドレイン（第1端子）、有機EL素子（ダイオード型発光素子） OL_{ij} のカソード（第1端子）、及びコンデンサ C_{ij} の一方の電極（第1端子）が、共通端子 P_{ij} において電気的に接続されている。また、TFT素子 $T_{r_{ij}}$ のソース（第2端子）、つまり共通端子 P_{ij} 側とは異なるゲート以外の端子は、信号電極 S_{ij} に接続されている。TFT素子 $T_{r_{ij}}$ のゲート（第3端子）は、走査側電極 G_i に接続されている。コンデンサ C_{ij} の他方の電極（第2端子）、つまり共通端子 P_{ij} 側とは異なる電極は、全画素Aに共通のGND（グラウンド）端子に接続されている。有機EL素子 OL_{ij} のアノード（第2端子）、つまり共通端子 P_{ij} 側とは異なる端子は、走査側電極 R_i に接続されている。

【0154】このEL表示パネルの駆動方法について、図14及び図15（a）から図15（c）に基づいて説明する。図14は、第4の実施の形態のEL表示パネル

を駆動する際の、各電極の電位の変化を示すタイミングチャートである。また、図15（a）から図15（c）は、このEL表示パネルを駆動した際の画素 A_{ij} の状態を示す模式図であり、図15（a）は選択状態を、図15（b）は非選択状態1を、図15（c）は非選択状態2を示している。ここで、図14における（1）・

（2）・（3）・（4）・（5）・（6）は、それぞれ走査側電極 G_i ・ R_i 、走査側電極 G_j ・ R_j 、走査側電極 G_k ・ R_k に設定する電位の変化を示している。また、図10における（7）・（8）は、それぞれ信号電極 S_{ij} ・ S_{ik} に設定する電位の変化を示している。そして、図10における（9）・（10）・（11）・（12）は、それぞれ共通端子 P_{ij} ・ P_{ik} ・ P_{jk} ・ P_{jl} での電位の変化を示している。

【0155】このEL表示パネルを駆動する場合には、第1行から第m行まで順次各行を選択し、各行に属する画素AのコンデンサCを充電する。そして、コンデンサCが充電された後、非選択状態となった画素Aは、コンデンサCに蓄積された電荷を放電しながら有機EL素子 OL を発光させる。なお、第1行の選択から第m行の選択までの期間は1フィールド期間である。

【0156】このEL表示パネルの駆動について、さらに具体的に説明する。第1行を選択すると、まず走査側電極 G_i の電位を V_d （ $V_d > 0$ ）とし、走査側電極 R_i の電位を $-V_c$ （ $V_c > 0$ ）とする（図14における（1）・（2））。ここで、 V_d は、TFT素子 T_r のゲート・ソース間に閾値電圧以上の電位差を印加できる電位であり、TFT素子 T_r のゲートをONにしてソース・ドレイン間を導通状態にする電位である。

【0157】これと前後し、各信号電極 S_{ij} に信号電位を設定する。この信号電位は、第1行の各画素 A_{ij} が示すべき階調に応じたものである。ここでは画素 A_{i1} に $-V_1$ （ $V_1 > 0$ ）を、画素 A_{i2} に $-V_4$ （ $V_4 > 0$ ）を設定するものとする（図14における（7）・

（8））。このとき、画素 A_{i1} 及び画素 A_{i2} における共通端子 P_{i1} 及び共通端子 P_{i2} の電位は、選択前の電位から徐々に下降し信号電位（それぞれ $-V_1$ 及び $-V_4$ ）に達する（図14における（9）・（10））。なお、一般的な信号電位を示すときには $-V_a$ と記す。ここで、 $-V_c$ は信号電位 $-V_a$ の最少値 $-V_b$ よりも小さい、つまり $-V_c$ の絶対値 V_c は信号電位 $-V_a$ の絶対値 V_a の最大値 V_b よりも大きいものとする（ $V_c > V_b \geq V_a$ ）。

【0158】このように、画素 A_{ij} が選択されたときの状態（選択状態）は、図15（a）に示す状態である。選択状態では、走査側電極 G_i の電位が V_d であり、TFT素子 $T_{r_{ij}}$ のソース・ドレイン間が導通状態となる。また、信号電極 S_{ij} に信号電位 V_a が設定される。したがって、TFT素子 $T_{r_{ij}}$ を介してコンデンサ C_{ij} に電流が流れる。そして、信号電位 V_a に対応した電荷

10

20

30

40

50

がコンデンサ C_{ij} に蓄積される。ここでは、コンデンサ C_{ij} の共通端子 P_{ij} 側の電極に負電荷を注入する。このとき、 $-V_c$ は信号電位 $-V_a$ の最少値 $-V_b$ よりも小さいため、有機 EL 素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機 EL 素子 OL_{ij} に電流が流れることはなく、有機 EL 素子 OL_{ij} は発光しない。

【0159】そして、次の第 2 行の選択に移行する前に、走査側電極 G_i の電位を $-V_e$ ($-V_e < 0$) とする。ここで、 $-V_e$ は、TFT 素子 Tr のゲートソース間に閾値電圧以下の電位差を印加する電位であり、TFT 素子 Tr のゲートを OFF にしてソースドレイン間を非導通状態にする電位である。これにより、共通端子 P_{ij} と信号電極 S_j とが非導通となる。したがって、TFT 素子 Tr_{ij} を通したコンデンサ C_{ij} への電荷の出入りはなくなる。また、この状態でも、走査側電極 R_i の電位を $-V_c$ に保っており、有機 EL 素子 OL_{ij} には逆電位状態（非導通状態）の電位差が印加されることになる。このため、有機 EL 素子 OL_{ij} に電流が流れることはなく、有機 EL 素子 OL_{ij} は発光しない。

【0160】ここで、非選択期間 1 から次の非選択期間 2 へ移行するが、この非選択状態の維持期間は、0 以上の任意の期間でよい。そして、画素 A_{ij} が次の選択状態になるまでの間で、走査側電極 R_i の電位を V_c から 0 まで徐々に低下させる（図 11 (c)、非選択状態 2）。このとき、走査側電極 G_i の電位は $-V_d$ を維持する。これにより、走査側電極 R_i の電位が、共通端子 P_{ij} の電位 $-V_a$ より小さくなった時点で、有機 EL 素子 OL_{ij} に順電位状態（導通状態）の電位差が印加されることになる。

【0161】ここで、有機 EL 素子 OL_{ij} の順方向 ON 電圧以上の電位差を生じさせる電荷がコンデンサ C_{ij} に蓄積されておれば、上記の時点から走査側電極 R_i の電位が 0 となるまでの間、有機 EL 素子 OL_{ij} を介してその電荷が放出される。そして、その間に有機 EL 素子 OL_{ij} が発光する。つまり、この非選択状態 2 において、コンデンサ C_{ij} に蓄積された電荷に応じた電流（信号電位に応じた電流）が有機 EL 素子 OL_{ij} を流れることで、有機 EL 素子 OL_{ij} を発光させる。この非選択状態 2 における有機 EL 素子 OL_{ij} の発光により、信号電位 40 に応じた階調を表現することができる。

【0162】第 1 行に属する画素 A_{i1} が選択状態を経た後、またはさらに非選択状態 1 を経た後、第 2 行を選択する。そして、走査側電極 G_2 の電位を V_d とし、走査側電極 R_2 の電位を $-V_c$ ($V_c > 0$) とする（図 14 における (3)・(4)）。これと前後し、各信号電極 S_j に信号電位を設定する。ここでは画素 A_{21} に $-V_4$ を、画素 A_{22} に $-V_2$ ($V_2 > 0$) を設定するものとする（図 14 における (11)・(12)）。そして、上記と同様に画素 A_{22} を非選択状態 1 及び非選択状態 2 と

して第 2 行の画素 A_{21} を駆動する。

【0163】なお、ここでは、非選択状態 1 において走査側電極 R_i の電位を $-V_c$ とし（図 15 (b)）、非選択状態 2 において走査側電極 R_i の電位を $-V_c$ から 0 に変化させるようにした（図 15 (c)）。これに限らず、図 16 (a) から図 16 (c) に示すような構成及び駆動方法を採用してもよい。図 16 (a) から図 16 (c) は、本実施の形態の一変形例における EL 表示パネルを駆動した際の画素 A_{ij} の状態を示す模式図であり、図 16 (a) は選択状態を、図 16 (b) は非選択状態 1 を、図 16 (c) は非選択状態 2 を示している。

【0164】この EL 表示パネルでは、コンデンサ C_{ij} の共通端子 P_{ij} 側とは異なる電極が、走査側電極 R_i に接続されている。有機 EL 素子 OL_{ij} のアノード、つまり共通端子 P_{ij} 側とは異なる端子は、全画素 A に共通の COM（コモン）端子に接続されている。これ以外は、図 15 (a) から図 15 (c) のものと同じ構成である。

【0165】この EL 表示パネルでは、COM（コモン）端子の電位を常に $-V_c$ に設定しておく。そして、選択状態では、走査側電極 R_i の電位を 0 として上記と同様にコンデンサ C_{ij} を充電する（図 16 (a)）。そして、上記と同様の非選択状態 1（図 16 (b)）を経て非選択状態 2 に至る。非選択状態 2 では、走査側電極 R_i の電位を 0 から $-V_c$ に変化させる（図 16 (c)）。これにより、上記と同様に有機 EL 素子 OL_{ij} を発光させることができる。

【0166】本実施の形態の EL 表示パネルでも、実施の形態 3 の場合と同様に、電流制御で有機 EL 素子 OL_{ij} を駆動し、従来のものと比較して有機 EL 素子 OL_{ij} の発光輝度を安定化させることができる。また、階調を表現するための信号として上記の信号電位の代わりに信号電流を用いることで、コンデンサ C_{ij} に蓄積する電荷を正確に制御することが可能になり、従来のものと比較して各画素間での発光輝度のバラツキを抑制することもできる。

【0167】また、本 EL 表示パネルでも、実施の形態 1 から 3 の場合と同様に、有機 EL 素子 OL_{ij} の発光効率が最もよくなるような電流を有機 EL 素子 OL_{ij} に流すことができる。そのため、発光効率のよい EL 表示パネルを構成することができる。

【0168】なお、実施の形態 1 から 4 では、ダイオード型発光素子の代表例として有機 EL 素子を用いた場合について説明したが、本発明は LED 等他のダイオード型発光素子にも適用することが可能である。

【0169】

【発明の効果】本発明の発光器は、以上のように、第 1 端子及び第 2 端子を有し、第 1 端子と第 2 端子との間をスイッチング可能なアクティブ素子と、第 1 端子及び第 2 端子を有するダイオード型発光素子と、第 1 端子及び

第2端子を有するコンデンサとを備え、アクティブ素子、ダイオード型発光素子、及びコンデンサの各第1端子が互いに電氣的に接続されており、アクティブ素子のスイッチング動作を制御しつつ、アクティブ素子、ダイオード型発光素子、及びコンデンサの各第2端子に個別に電位を設定可能な構成である。

【0170】上記の構成では、コンデンサに所定量の電荷を蓄積させることができる。また、コンデンサに蓄積させた電荷量に応じてダイオード型発光素子を発光させることができる。これにより、コンデンサに電荷を蓄積させるときに印加する電位差（または電位差に起因して流れる電流）によってダイオード型発光素子の発光量を決定することができる。したがって、上記の構成では、発光輝度の安定した階調発光を行うことが可能である。

【0171】また、ダイオード型発光素子を発光させる際には、ダイオード型発光素子に流れる電流を制御することができる。したがって、ダイオード型発光素子における発光効率の向上を図ることができる。

【0172】さらに、上記の構成は、ダイオード型発光素子に流れる電流を制御するための付加抵抗を特に必要とするものではない。そのため、コンデンサの充電時における時定数が大きくなることを抑制することができ、充電に要する時間を短縮することができる。

【0173】以上のように、上記構成の発光器では、ダイオード型発光素子の発光効率の向上を図り、かつ、コンデンサを充電する際の時定数の増大を抑制しつつ、安定した階調発光を行うことが可能である。

【0174】本発明の発光器は、上記の発光器において、さらに、アクティブ素子がダイオード型アクティブ素子であり、ダイオード型発光素子の順方向と、ダイオード型アクティブ素子の順方向とが、揃っている構成である。

【0175】上記の構成では、各第2端子の電位を制御することにより、アクティブ素子のスイッチング動作も制御できる。これにより、回路構成の簡略化を図ることができる。

【0176】あるいは、本発明の発光器は、上記の発光器において、さらに、アクティブ素子が、第1端子と第2端子との間のスイッチングを制御するための電位が設定される第3端子を備えたトランジスタ型アクティブ素子である構成である。

【0177】上記の構成では、コンデンサの第2端子またはダイオード型発光素子の第2端子の何れかを、一定電位とすることができる。これにより、回路構成の簡略化を図ることができる。

【0178】本発明の発光装置は、以上のように、上記何れかの発光器と、制御部とを備え、この制御部が、アクティブ素子を導通状態にしつつ、アクティブ素子の第2端子とコンデンサの第2端子との間に電位差を生じさせることでコンデンサに電荷を蓄積させる動作と、アク

ティブ素子を非導通状態にしつつ、コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、コンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行う構成である。

【0179】本発明の発光装置は、以上のように、上記のアクティブ素子がダイオード型アクティブ素子である発光器と、制御部とを備え、この制御部が、ダイオード型アクティブ素子に順方向の電位差が生じるようにダイオード型アクティブ素子の第2端子とコンデンサの第2端子との間に電位差を生じさせることでコンデンサに電荷を蓄積させる動作と、ダイオード型アクティブ素子に逆方向の電位差が生じるようにダイオード型アクティブ素子の第2端子とコンデンサの第2端子との間に電位差を生じさせつつ、コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、コンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行う構成である。

【0180】本発明の発光装置は、以上のように、上記のアクティブ素子がトランジスタ型アクティブ素子である発光器と、制御部とを備え、この制御部が、トランジスタ型アクティブ素子を導通状態にしつつ、アクティブ素子の第2端子とコンデンサの第2端子との間に電位差を生じさせることでコンデンサに電荷を蓄積させる動作と、トランジスタ型アクティブ素子を非導通状態にしつつ、コンデンサに蓄積させた電荷をダイオード型発光素子を介して放電させるように、コンデンサの第2端子とダイオード型発光素子の第2端子との間の電位差を変化させる動作とを行う構成である。

【0181】上記の各構成では、上記発光器の上述した動作を、制御部によって制御することができる。

【0182】本発明の表示パネルは、以上のように、上記何れかの発光器が行列状に配置された構成である。

【0183】上記の構成では、各発光器が画素となって全体として画像を表示することが可能になる。上記の発光器では発光効率の向上を図ることができるため、この表示パネルでは消費電力を低減しつつ十分な明度での画像表示を実現することが可能になる。

【0184】また、上記の構成では、発光輝度を安定化させることが可能な発光器を用いることにより、従来のようなTFTのバラツキによる発光輝度のバラツキを抑制することができ、表示画像の品位向上を図ることができる。

【0185】本発明の表示パネルは、以上のように、上記のアクティブ素子がトランジスタ型アクティブ素子である発光器が行列状に配置されてなるとともに、各発光器の間で、コンデンサの第2端子同士またはダイオード型発光素子の第2端子同士が電氣的に接続されている構成である。

【0186】上記の構成では、発光器として上記のトラ

ンジスタ型アクティブ素子を備えたものを用いた際に、各発光器における4つの第2端子のうちの1つを各発光器の間で共通化することができる。これにより、配線数を減らして回路構成の簡略化を図ることができる。

【0187】本発明の表示パネルは、上記のダイオード型アクティブ素子を有する発光器が行列状に配置されるとともに、列方向に配置された各発光器の間で、ダイオード型アクティブ素子の第2端子同士が接続され、行方向に配置された各発光器の間で、コンデンサの第2端子同士およびダイオード型発光素子の第2端子同士がそれぞれ電気的に接続されている構成である。

【0188】上記の構成では、各発光器におけるコンデンサの第2端子およびダイオード型発光素子の第2端子の電位を行ごとに独立して制御することで、各行における発光器の選択・非選択状態をつくり、また、各発光器におけるダイオード型アクティブ素子の第2端子の電位を列ごとに独立して制御することで各列における発光器の輝度状態を設定することができる。

【0189】本発明の表示パネルは、上記のトランジスタ型アクティブ素子を有する発光器が行列状に配置されるとともに、列方向に配置された各発光器の間で、トランジスタ型アクティブ素子の第2端子同士が接続され、行方向に配置された各発光器の間で、ダイオード型発光素子の第2端子同士またはコンデンサの第2端子同士、およびトランジスタ型アクティブ素子の第3端子同士が接続されている構成である。

【0190】上記の構成では、各発光器におけるダイオード型発光素子またはコンデンサの第2端子、およびトランジスタ型アクティブ素子の第3端子の電位を行ごとに独立して制御することで、各行における発光器の選択・非選択状態をつくり、また、各発光器におけるトランジスタ型アクティブ素子の第2端子の電位を列ごとに独立して制御することで各列における発光器の輝度状態を設定することができる。

【0191】本発明の発光装置は、上記のトランジスタ型アクティブ素子を有する発光器と、トランジスタ型アクティブ素子を導通状態にしつつ、ダイオード型発光素子に逆方向の電位差が生じるように、アクティブ素子の第2端子、及びトランジスタ型アクティブ素子の第2端子に電位を設定する動作を行う制御部とを備えた構成である。

【0192】上記の構成では、発光器をを発光させたくない場合に、ダイオード型発光素子を通して放電される極性とは逆の極性の電荷をコンデンサに蓄積させることができる。この逆極性の電荷により、リーク電流を相殺することができ、良好な暗状態を維持することができる。その結果、発光させたくない画素を良好な暗状態とすることができ、表示品位の改善を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るEL表示パネ

ルにおける画素の等価回路を示す回路図である。

【図2】本発明の第1の実施の形態に係るEL表示パネルを駆動する際の各電極の電位の変化を示すタイミングチャートである。

【図3】本発明の第1の実施の形態に係るEL表示パネルを駆動した際の画素の状態を示す模式図であり、

(a)は選択状態を、(b)は非選択状態1を、(c)は非選択状態2を示している。

【図4】(a)から(c)は、本発明の第1の実施の形態に係る一変形例であり、図3(a)から図3(c)にそれぞれ対応している。

【図5】本発明の第2の実施の形態に係るEL表示パネルにおける画素の等価回路を示す回路図である。

【図6】本発明の第2の実施の形態に係るEL表示パネルを駆動する際の各電極の電位の変化を示すタイミングチャートである。

【図7】本発明の第2の実施の形態に係るEL表示パネルを駆動した際の画素の状態を示す模式図であり、

(a)は選択状態を、(b)は非選択状態1を、(c)は非選択状態2を示している。

【図8】(a)から(c)は、本発明の第2の実施の形態に係る一変形例であり、図7(a)から図7(c)にそれぞれ対応している。

【図9】本発明の第3の実施の形態に係るEL表示パネルにおける画素の等価回路を示す回路図である。

【図10】本発明の第3の実施の形態に係るEL表示パネルを駆動する際の各電極の電位の変化を示すタイミングチャートである。

【図11】本発明の第3の実施の形態に係るEL表示パネルを駆動した際の画素の状態を示す模式図であり、

(a)は選択状態を、(b)は非選択状態1を、(c)は非選択状態2を示している。

【図12】(a)から(c)は、本発明の第3の実施の形態に係る一変形例であり、図11(a)から図11(c)にそれぞれ対応している。

【図13】本発明の第4の実施の形態に係るEL表示パネルにおける画素の等価回路を示す回路図である。

【図14】本発明の第4の実施の形態に係るEL表示パネルを駆動する際の各電極の電位の変化を示すタイミングチャートである。

【図15】本発明の第4の実施の形態に係るEL表示パネルを駆動した際の画素の状態を示す模式図であり、

(a)は選択状態を、(b)は非選択状態1を、(c)は非選択状態2を示している。

【図16】(a)から(c)は、本発明の第4の実施の形態に係る一変形例であり、図15(a)から図15(c)にそれぞれ対応している。

【図17】(a)は、本実施の形態で用いる有機EL素子の構造を示す断面図であり、(b)は、(a)における発光層を成す物質の一例を示す構造式である。

【図 18】本実施の形態に係る E L 表示パネル及びその駆動系の構成を示すブロック図である。

【図 19】(a) は、従来の青色発光有機 E L 素子の構成を示す断面図であり、(b) は、(a) における発光層の構造式である。

【図 20】従来の R G B 3 色発光有機 E L 素子のピクセル構成を示す断面図である。

【図 21】有機 E L 素子を用いた単純マトリクス型 E L 表示パネルの構成を示す斜視図である。

【図 22】図 19 及び図 20 に示した有機 E L 素子の陰極と陽極との間の電圧と発光層を流れる電流との関係を示すグラフである。

【図 23】図 19 及び図 20 に示した有機 E L 素子の発光層を流れる電流と発光輝度との関係を示すグラフである。

【図 24】従来のマトリクス型 E L 表示パネルの構成を示すブロック図である。

【図 25】従来の単純マトリクス型の E L 表示パネルの駆動回路を示す回路図である。

【図 26】従来のダイオードを用いたアクティブ・マトリクス型の E L 表示パネルの画素の等価回路を示す回路図である。

【図 27】(a) は、図 26 の画素の構造を示す平面図であり、(b) は、(a) の A-A 線矢視断面図である。

【図 28】従来のダイオードを用いたアクティブ・マトリクス型 E L 表示パネルの構成を示すブロック図である。

る。

【図 29】従来の T F T を用いたアクティブ・マトリクス型の E L 表示パネルにおける画素の等価回路を示す回路図である。

【図 30】従来の T F T を用いたアクティブ・マトリクス型の E L 表示パネルにおける画素の平面図である。

【図 31】有機 E L 素子の印加電圧と発光輝度及び発光効率との関係を示すグラフである。

【図 32】図 30 における B-B 線矢視断面図である。

【図 33】図 30 における C-C 線矢視断面図である。

【符号の説明】

100 E L 表示パネル (表示パネル)

101 走査側ドライバ (制御部)

102 信号側ドライバ (制御部)

103 コントローラ (制御部)

A 画素 (発光器)

D ダイオード素子 (アクティブ素子、ダイオード型アクティブ素子)

T r T F T 素子 (アクティブ素子、トランジスタ型アクティブ素子)

O L 有機 E L 素子 (ダイオード型発光素子)

C コンデンサ

S 信号電極

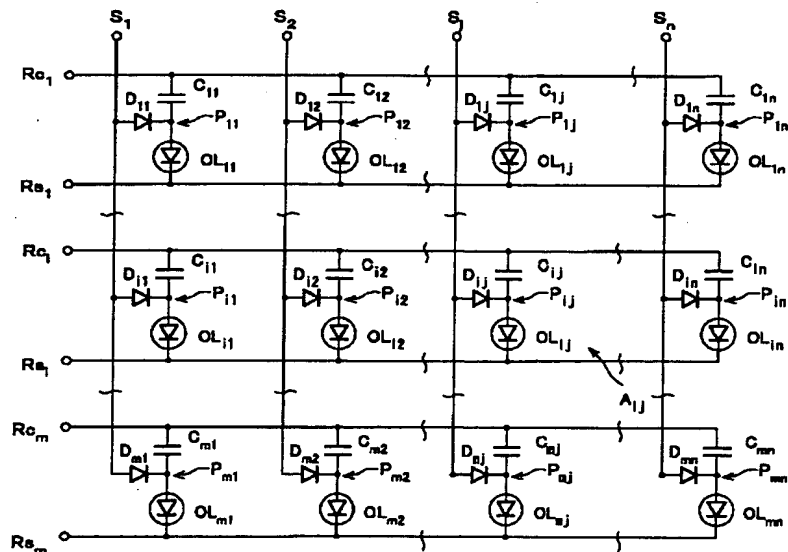
R c 走査側電極

R s 走査側電極

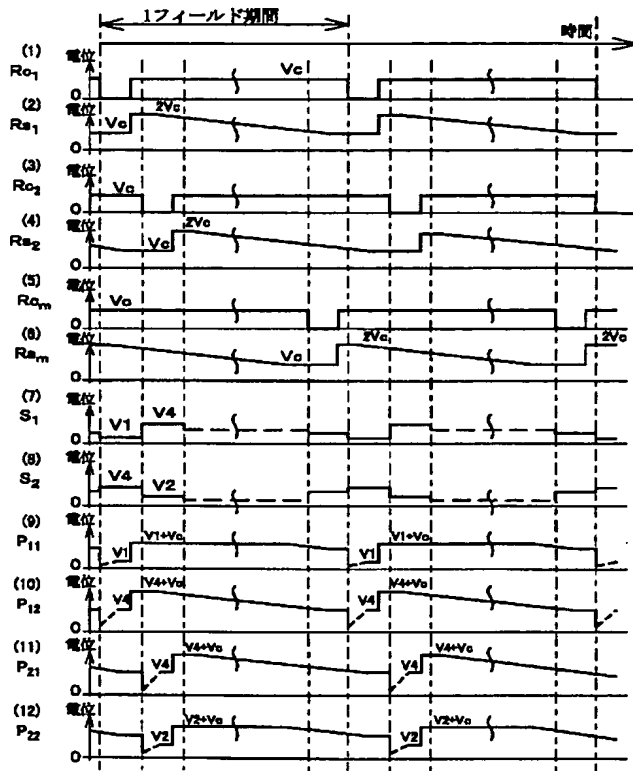
R 走査側電極

G 走査側電極

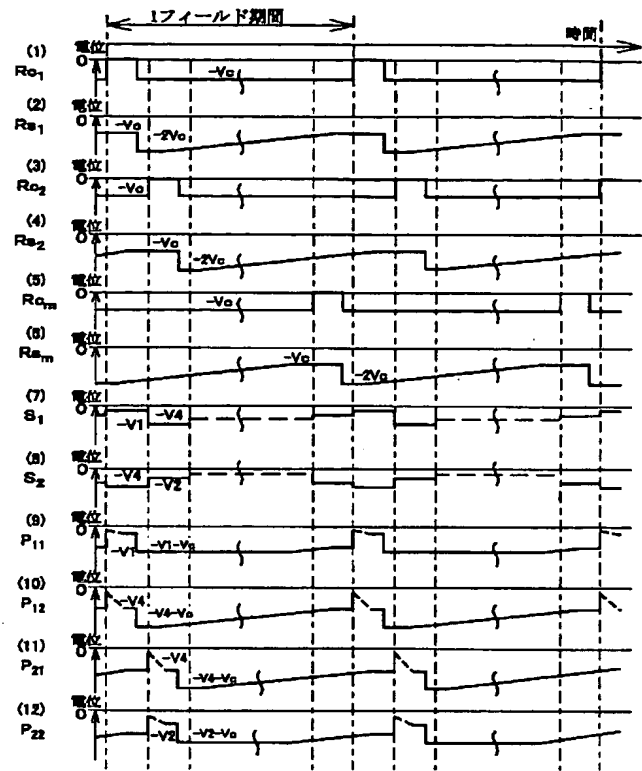
【図 1】



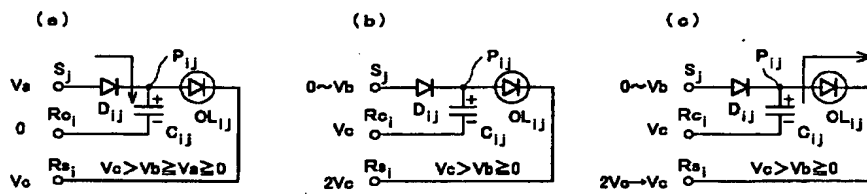
【図 2】



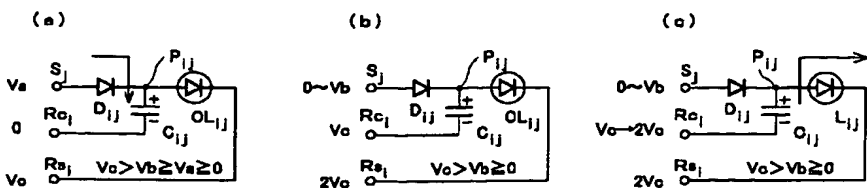
【図 6】



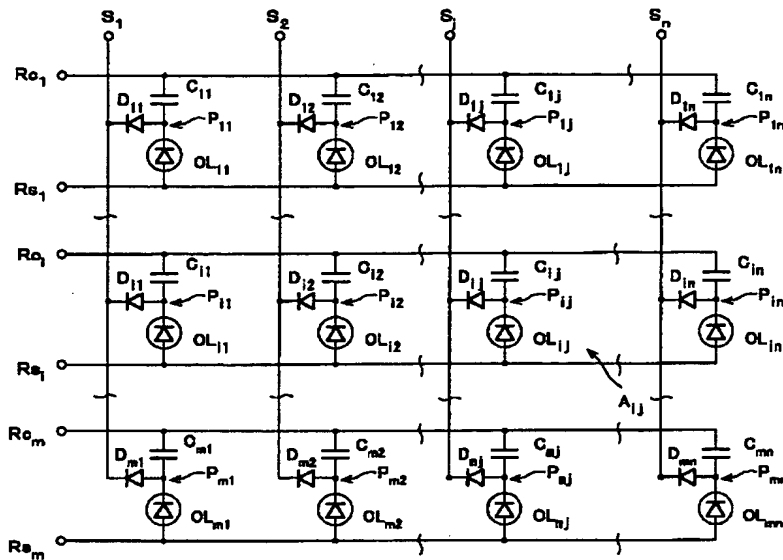
【図 3】



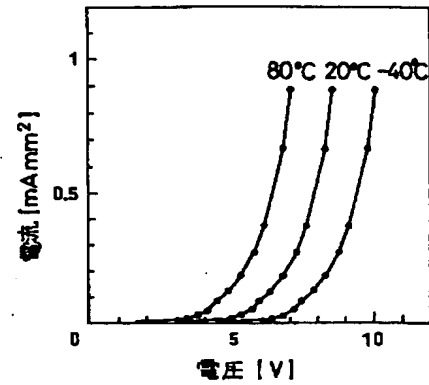
【図 4】



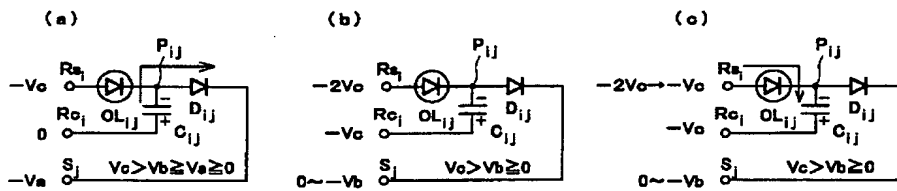
【図 5】



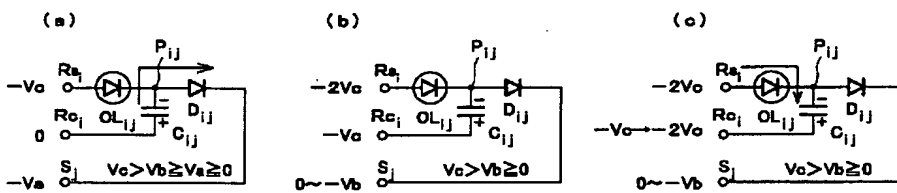
【図 22】



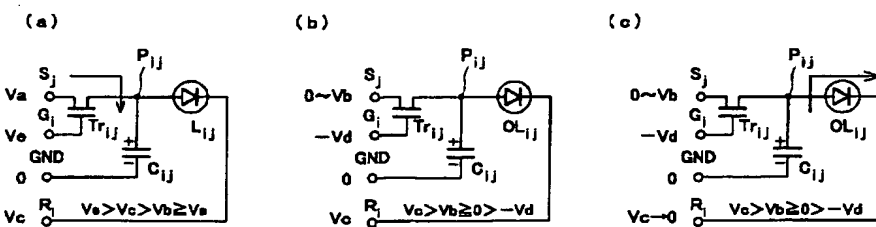
【図 7】



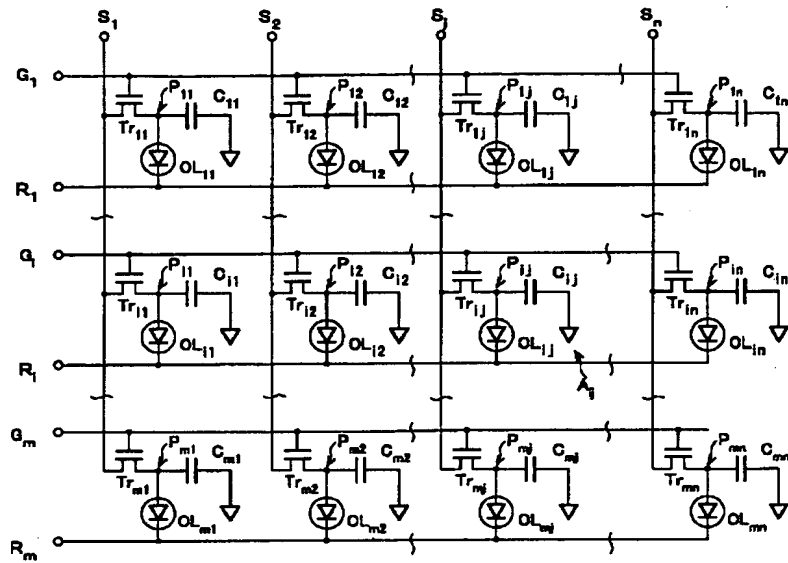
【図 8】



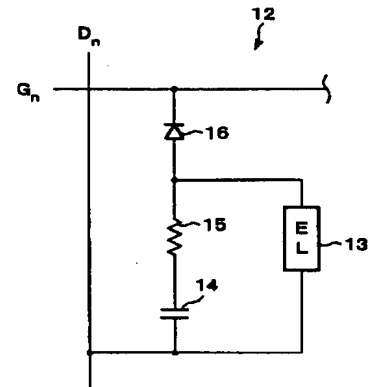
【図 11】



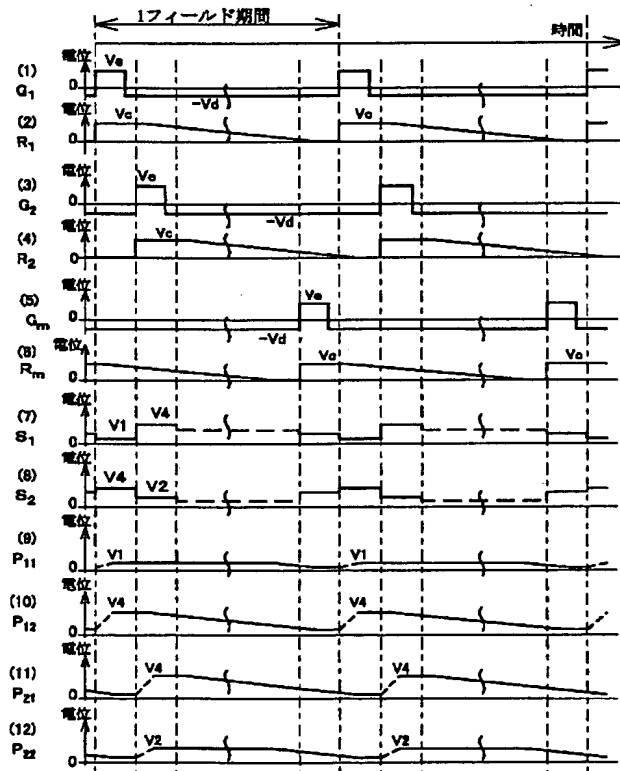
【図9】



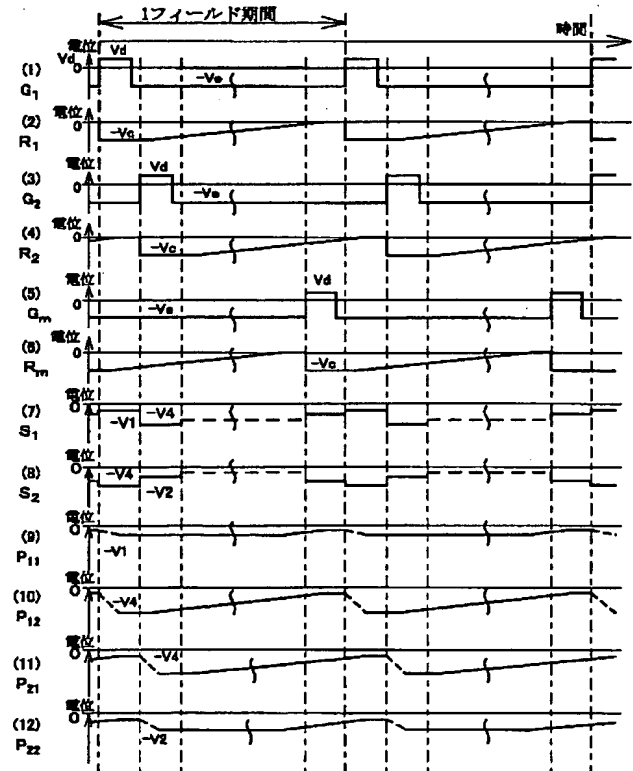
【図26】



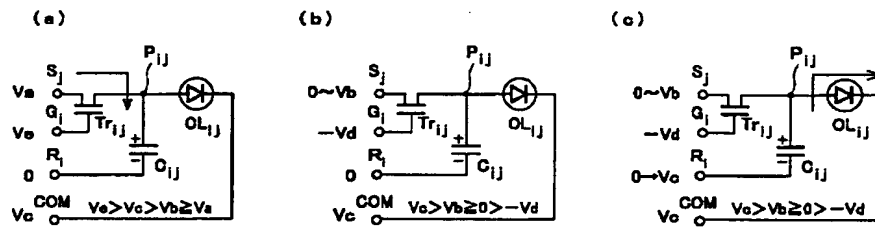
【図10】



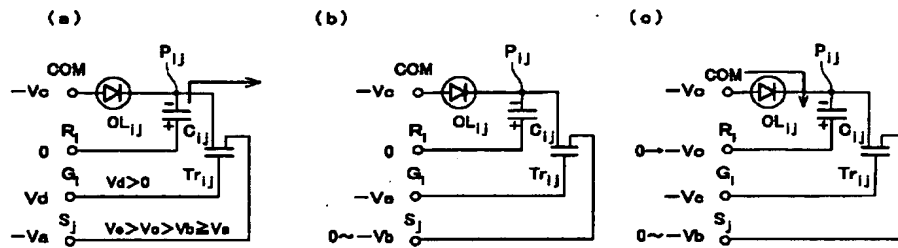
【図14】



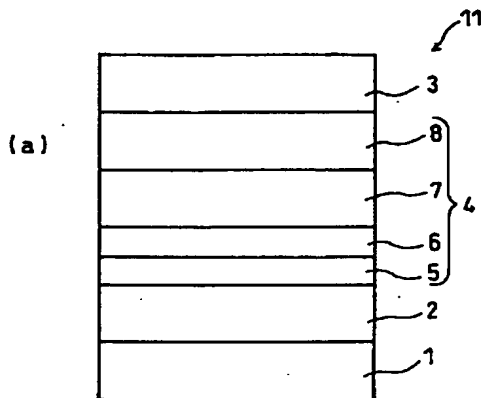
【図 12】



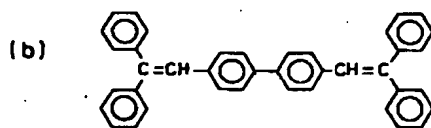
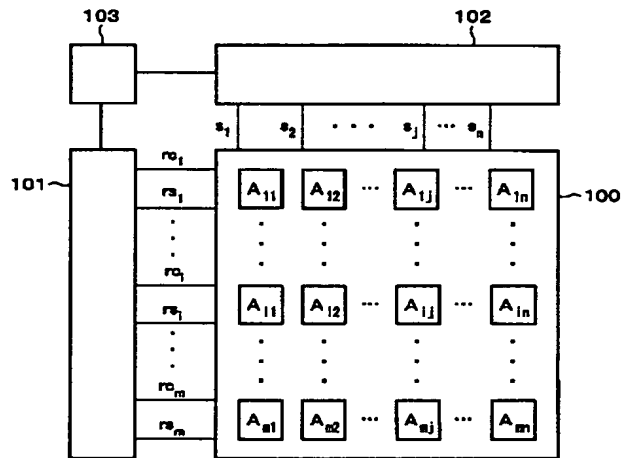
【図 16】



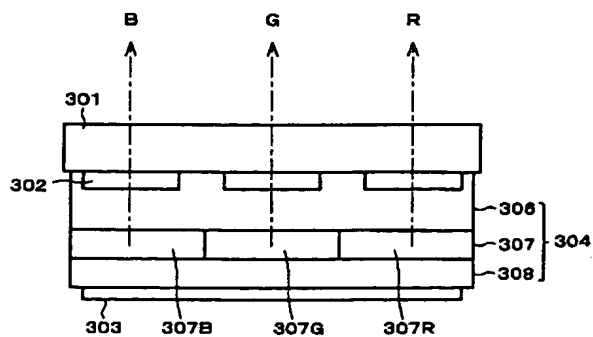
【図 17】



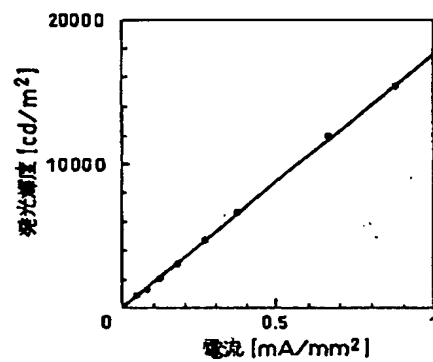
【図 18】



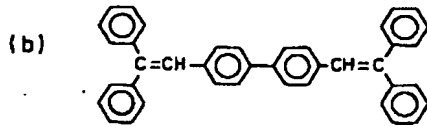
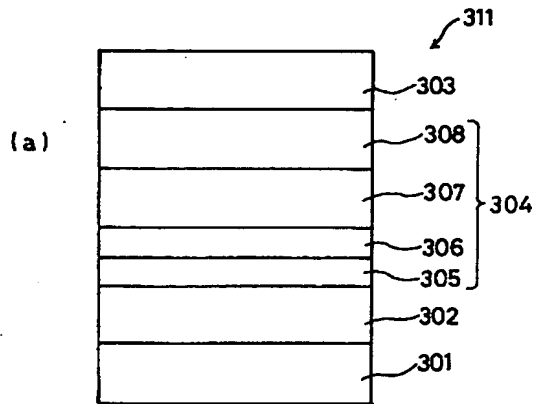
【図 20】



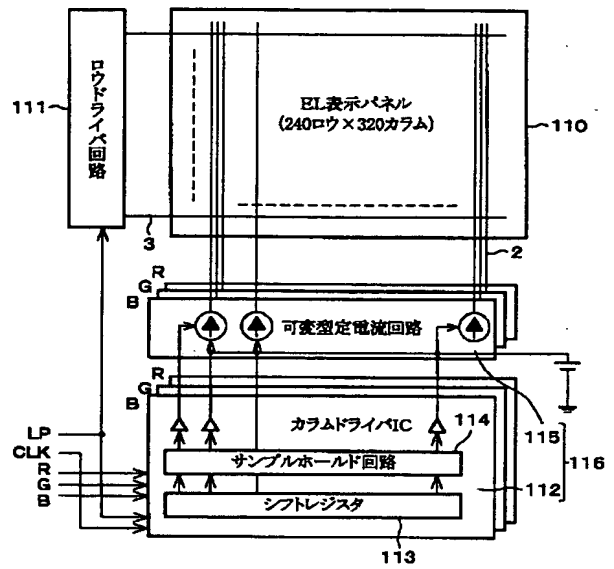
【図 23】



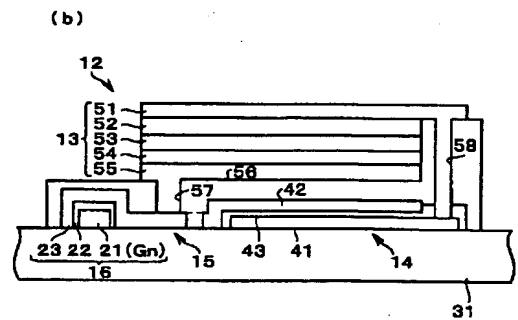
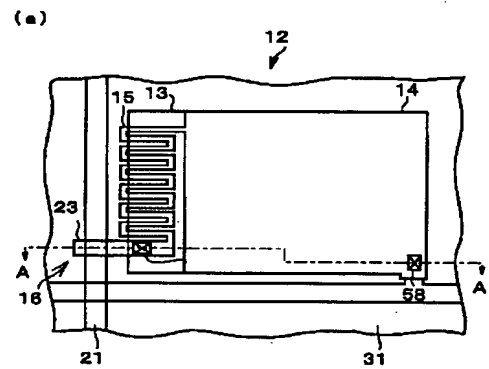
【図19】



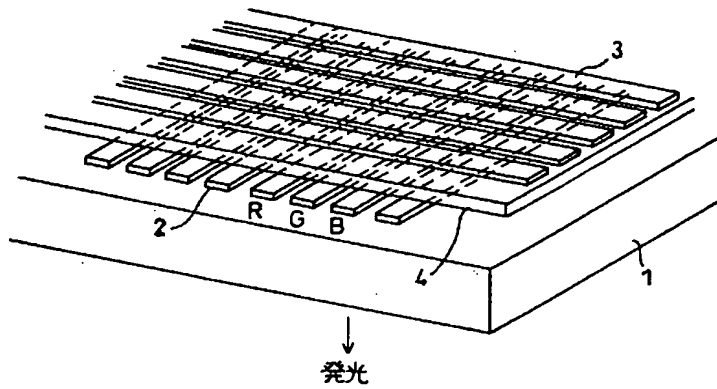
【図24】



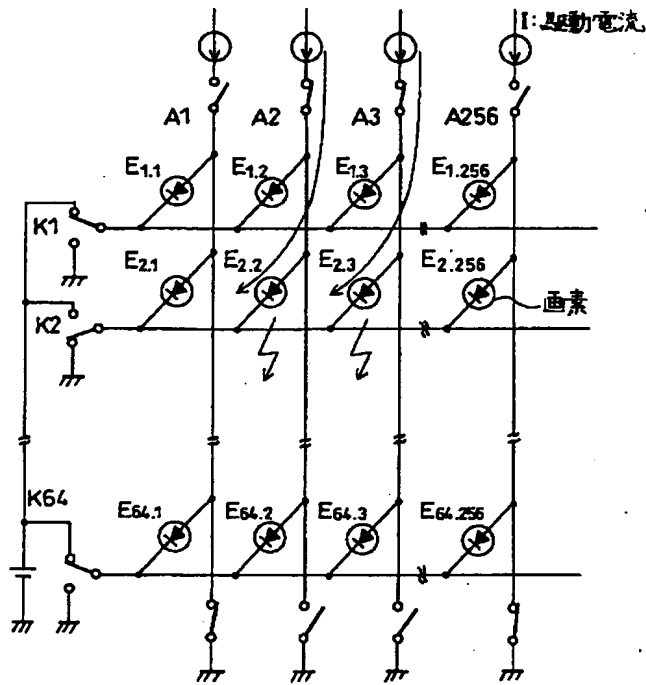
【図27】



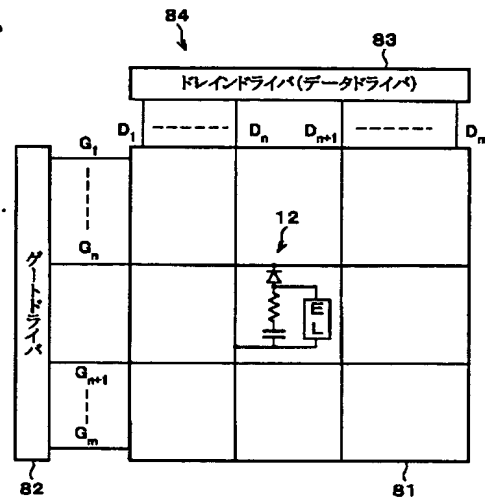
【図21】



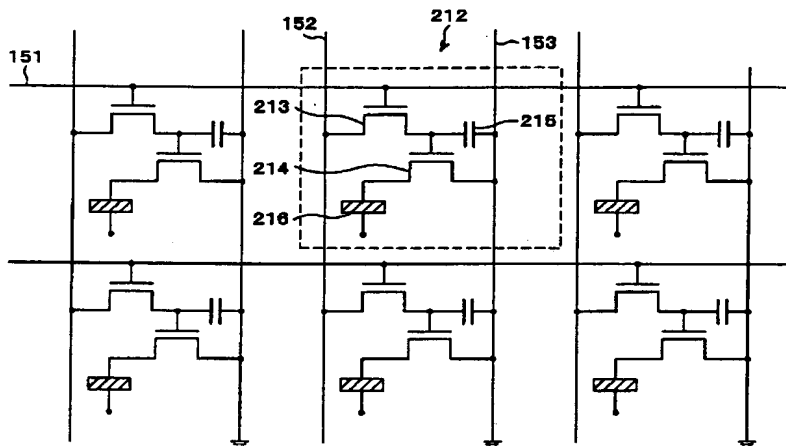
【図25】



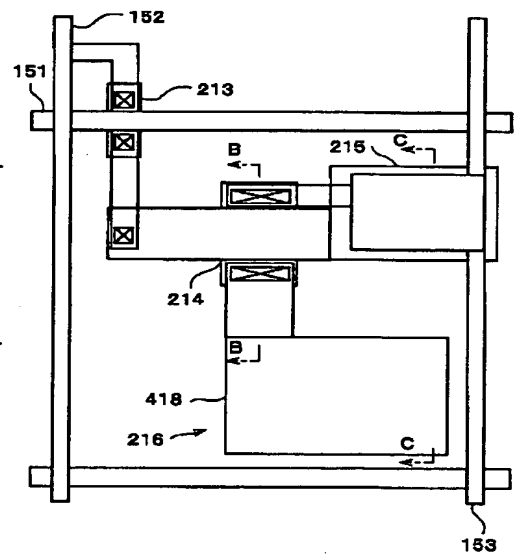
【図28】



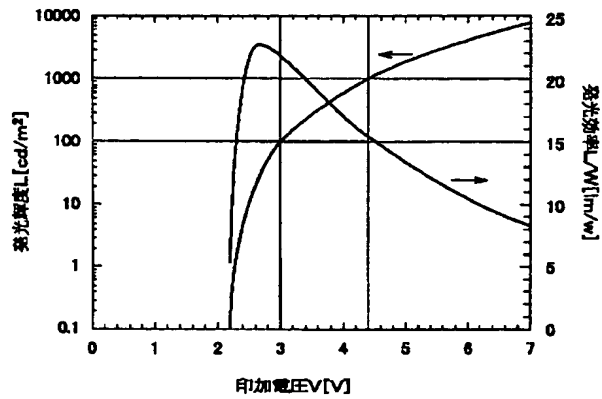
【図29】



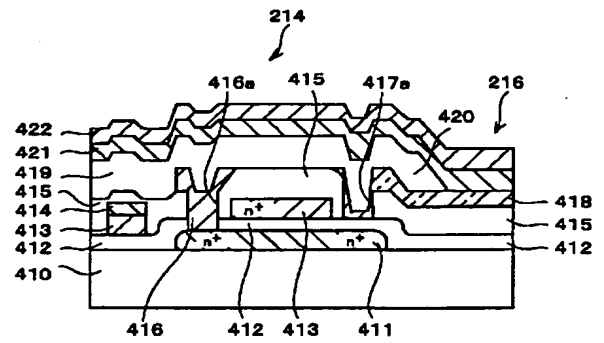
【図30】



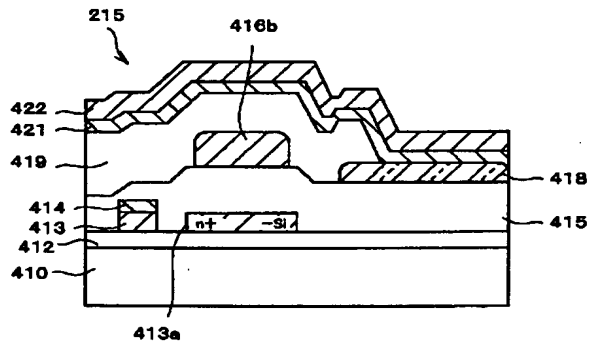
【図 3 1】



【図 3 2】



【図 3 3】



フロントページの続き

Fターム(参考) 3K007 AB02 AB03 CA01 CB01 DA02
 EB00 GA00
 5C080 AA06 BB05 CC01 DD30 EE28
 JJ02 JJ03 JJ04 JJ05 JJ06
 KK02
 5C094 AA07 BA02 BA27 CA19 EA04
 EA05 EB02